第 4 章　触发器

本章导读

触发器是一种能存储一位二进制数码的基本电路，它能够自行保持“1”或“0”两个稳定的状态，又称为双稳态电路。在不同的输入信号作用下，其输出可以置成 1 态或 0 态，并且当输入信号消失后，触发器获得的新状态能保持下来。触发器是数字电路中广泛应用的器件之一，在计数器、智力抢答器、计算机、数码相机、数字式录音机中都能见到它。本章主要介绍：RS 触发器的基本逻辑功能，集成 JK 触发器的识别、逻辑功能及应用，集成 D 触发器的识别、逻辑功能及应用。

本章要点

- RS 触发器及应用
- JK 触发器及应用
- D 触发器及应用
- T 触发器及触发器之间的转换

4.1　RS 触发器

RS 触发器从电路结构上可分为基本 RS 触发器、同步 RS 触发器两类。其中，基本 RS 触发器是组成其他触发器的基础。

4.1.1　任务描述

（1）按图 4.1 所示连接电路，检查无误后接通电源。

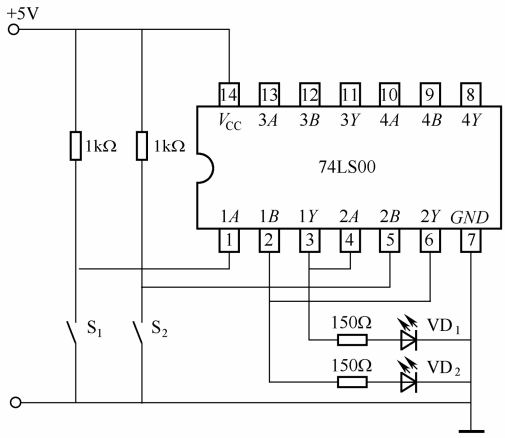


图 4.1　基本 RS 触发器的逻辑功能演示电路

（2）闭合开关 S_2、断开 S_1，观察发光二极管的发光情况，记录观察到的结果。

（3）断开开关 S_2、闭合 S_1，观察发光二极管的发光情况，记录观察到的结果。

（4）断开开关 S_2、S_1，观察发光二极管的发光情况，记录观察到的结果。

（5）闭合开关 S_2、S_1，观察发光二极管的发光情况，记录观察到的结果。

每次操作观察到的发光二极管发光情况记录，如表 4.1 所示。开关 S_2 断开、开关 S_1 闭合时，观察到的现象如图 4.2 所示。

表 4.1　基本 RS 触发器逻辑功能演示记录表

S_2	S_1	VD_1	VD_2
闭合	断开	不亮	亮
断开	闭合	亮	不亮
断开	断开	保持原状态不变（亮或不亮）	保持原状态不变（不亮或亮）

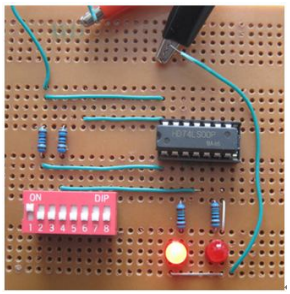
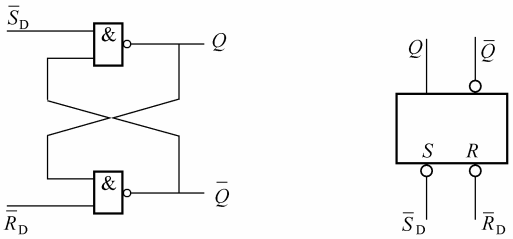


图 4.2　断开 S_2、闭合 S_1 时观察到的现象

4.1.2　基本 RS 触发器

1. 电路组成

基本 RS 触发器又称为 RS 锁存器，逻辑电路如图 4.3（a）所示，它是图 4.1 的基本 RS 触发器演示电路设计的依据。基本 RS 触发器有两个输入端 $\overline{R}_D$、$\overline{S}_D$，两个互为对立的输出端 Q、$\overline{Q}$。通常，当 $Q=1$、$\overline{Q}=0$ 时，称触发器处于 1 态；反之，当 $Q=0$、$\overline{Q}=1$ 时，称触发器处于 0 态。即：以 Q 端的状态作为触发器的状态。基本 RS 触发器的逻辑符号如图 4.3（b）所示，图中输入端的小圆圈表示触发信号为低电平有效。



（a）逻辑电路　　（b）逻辑符号

图 4.3　基本 RS 触发器

2. 逻辑功能

如果将演示过程中开关 S_1 闭合看做是 $\overline{S}_D=0$ 输入，S_1 断开看做是 $\overline{S}_D=1$ 输入；开关 S_2 闭

合看做是 $\overline{R}_D = 0$ 输入，S_2 断开看做是 $\overline{R}_D = 1$ 输入；发光二极管 VD_1 亮看做是 $Q = 1$，发光二极管 VD_1 不亮看做是 $Q = 0$；发光二极管 VD_2 亮看做是 $\overline{Q} = 1$，发光二极管 VD_2 不亮看做是 $\overline{Q} = 0$。并将触发器的原状态标记为 Q^n（称为现态）；触发器输入端加入信号后建立的新状态标记为 Q^{n+1}（称为次态），则表 4.1 可转换为如表 4.2 所示的基本 RS 触发器的部分逻辑功能表。

表 4.2　基本 RS 触发器的部分逻辑功能表

$\overline{R}_D$	$\overline{S}_D$	Q^n	Q^{n+1}	$\overline{Q}^{n+1}$
0	1	0	0	1
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	0	1
1	1	1	1	0

由表 4.2 可知：当 $\overline{R}_D = 0$、$\overline{S}_D = 1$ 时，则 $Q = 0$，$\overline{Q} = 1$，触发器被置于“0”；当 $\overline{R}_D = 1$、$\overline{S}_D = 0$ 时，则 $Q = 1$，$\overline{Q} = 0$，触发器被置于“1”；当 $\overline{R}_D = 1$、$\overline{S}_D = 1$ 时，则 Q 与 $\overline{Q}$ 均保持不变，即 Q 原来为 0 仍然为 0，Q 原来为 1 仍然为 1。

基本 RS 触发器还有一种输入组合是 $\overline{R}_D = 0$、$\overline{S}_D = 0$。当 $\overline{R}_D = 0$、$\overline{S}_D = 0$ 时，不管电路原来状态如何，$Q = \overline{Q} = 1$，演示现象如图 4.4 所示。这种情况对基本 RS 触发器而言是不允许出现的。因为，若此后 $\overline{S}_D$ 和 $\overline{R}_D$ 同时为 1 时，则无法确定基本 RS 触发器是处于“1”状态还是“0”状态。因此，在正常工作时，输入信号要遵守：$\overline{R}_D + \overline{S}_D = 1$ 的约束条件，也就是说不允许 $\overline{R}_D$ 和 $\overline{S}_D$ 同时为 0。

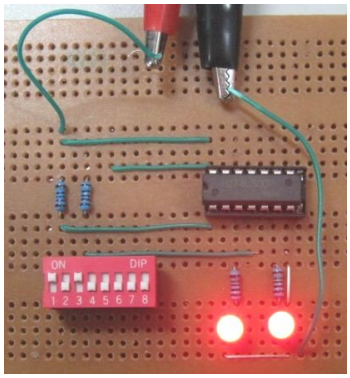


图 4.4　$\overline{R}_D$ 和 $\overline{S}_D$ 同时为 0 的输出现象

3. 逻辑功能的表示方法

触发器的逻辑功能除了用功能表表示外，还可以用特性表、特性方程、状态转换图和时序图来表示。这些表示方法在本质上是一致的，并可以相互转换。

（1）特性表。由表 4.2 可知：触发器的次态（Q^{n+1}）不仅与输入信号取值有关，还与触发器原来所处的状态 Q^n（现态）有关。若把 $\overline{R}_D$、$\overline{S}_D$、Q^n 作为输入逻辑变量，则基本 RS 触发器的次态 Q^{n+1} 与 $\overline{R}_D$、$\overline{S}_D$ 和 Q^n 的逻辑关系，如表 4.3（a）所示。表 4.3（a）称为基本 RS

触发器的功能表。表 4.3（a）简化后，如表 4.3（b）所示，称为基本 RS 触发器的特性表。

表 4.3（a） 基本 RS 触发器的功能表

$\overline{R}_D$	$\overline{S}_D$	Q^n	Q^{n+1}	说明
0	1	0	0	置 0
0	1	1	0	
1	0	0	1	置 1
1	0	1	1	
1	1	0	0	保持
1	1	1	1	
0	0	0	不确定	禁用
0	0	1	不确定	

表 4.3（b） 基本 RS 触发器的特性表

$\overline{R}_D$	$\overline{S}_D$	Q^{n+1}	说明
0	1	0	置 0
1	0	1	置 1
1	1	Q^n	保持
0	0	不确定	禁用

（2）特性方程。描述触发器逻辑功能的函数表达式，称为特性方程或状态方程。它其实就是 Q^{n+1} 的逻辑表达式。根据表 4.3（a）所示，可画出基本 RS 触发器的卡诺图，如图 4.5 所示。借助卡诺图化简后，可得基本 RS 触发器的特性方程为：

$$\begin{cases} Q^{n+1}=S_D+\overline{R}_D Q^n \\ \text{约束条件：} S_D \cdot R_D=1 \end{cases}$$

（3）状态转换图。触发器的功能还可以用图 4.6 所示的状态转换图更形象地表示。状态转换图同样可以由基本 RS 触发器的特性表导出。在图 4.6 中，两个圆圈内标有 1 和 0，表示触发器的两个状态；4 根方向线表示状态转换的方向，分别对应特性表中的 1 行，方向线的起点为触发器现态 Q^n，箭头指向为相应的次态 Q^{n+1}，方向线旁标出了状态转换的条件，即输入信号 $\overline{R}_D$、$\overline{S}_D$ 的逻辑值，×表示任意。

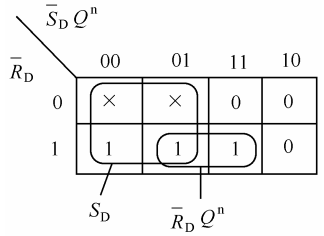


图 4.5 基本 RS 触发器的卡诺图

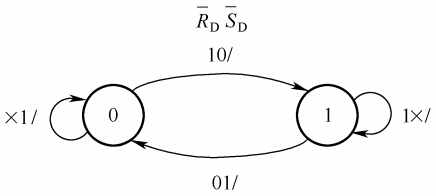


图 4.6 基本 RS 触发器的状态转换图

（4）时序图。触发器逻辑功能的描述，还可用时序图（又称为波形图）来描述。当给定 $\overline{R}_D$

和 $\overline{S}_D$ 的波形时，可根据特性表 4.3（b）画出 Q 和 $\overline{Q}$ 的波形图，如图 4.7 所示。

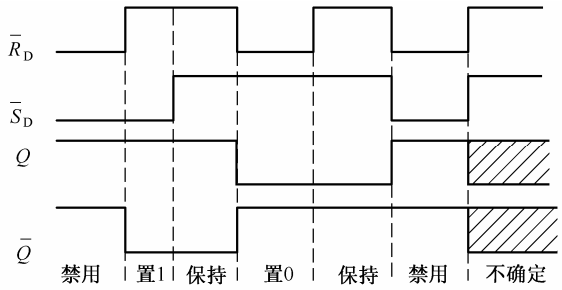
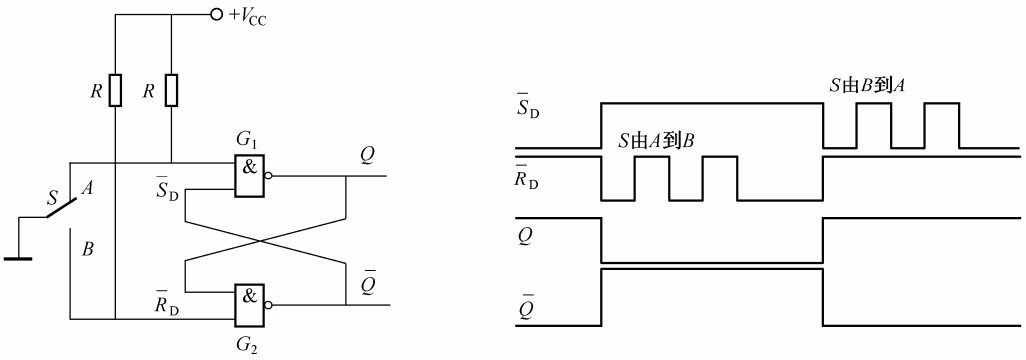


图 4.7　用与非门构成的基本 RS 触发器的时序图

4. 应用实例

在调试数字电路时，经常要用到单次脉冲信号，即拨一下开关只产生一个脉冲信号。由于开关触点的金属片有弹性，所以拨动开关时触点常发生抖动，造成多个脉冲输出，给电路调试带来困难。用基本 RS 触发器和开关可构成防开关抖动的单次脉冲输出电路，如图 4.8 所示。



（a）电路　　（b）波形

图 4.8　防开关抖动的单次脉冲输出电路

4.1.3　同步 RS 触发器

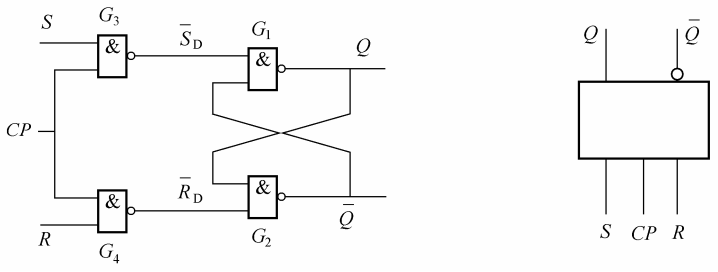
在数字电路中，为协调各部分的动作，常常要求某些触发器在同一时刻动作。因此，必须引入同步信号，使这些触发器只有在同步信号到达时才按输入信号改变状态。通常把这个同步信号称为时钟信号，又称为时钟脉冲，简称时钟，用CP表示。这类受时钟信号控制的触发器称为时钟触发器，又称为同步触发器。受时钟信号控制的RS触发器，称为同步RS触发器。

1. 电路组成

同步 RS 触发器的逻辑电路如图 4.9（a）所示，有 CP（时钟）、R（置“0”）、S（置“1”）3 个输入端和 Q、$\overline{Q}$ 两个输出端。在图 4.9（a）中，与非门 G_1、G_2 构成基本 RS 触发器，与非门 G_3、G_4 构成触发器的控制电路。同步 RS 触发器的逻辑符号如图 4.9（b）所示。

当 $CP = 0$ 时，不论 R 和 S 端输入如何，门 G_3 和门 G_4 的输出均为高电平，基本 RS 触发器的 $\overline{R}_D = \overline{S}_D = 1$，触发器维持原来的状态不变；

当 $CP = 1$ 时，触发器才会由 R、S 端的输入状态来决定其输出状态。因此，在同步 RS 触发器中，输入信号决定触发器输出的状态，时钟信号决定触发器状态改变的时刻。



（a）逻辑电路　　（b）逻辑符号

图 4.9　同步 RS 触发器

2. 逻辑功能

（1）特性表。同步 RS 触发器的逻辑功能与基本 RS 触发器相同，但只有 CP=1 时状态才能随输入 R、S 的变化而变化，且 R、S 是高电平有效。其特性表如表 4.4 所示。

表 4.4　同步 RS 触发器的特性表

CP	R	S	Q^{n+1}	逻辑功能
0	×	×	Q^n	保持
1	0	0	Q^n	保持
1	0	1	1	置 1
1	1	0	0	置 0
1	1	1	不确定	禁用

（2）特性方程及状态转换图。由表 4.4 可知，其特性表和基本 RS 触发器内容相似。将 Q^{n+1} 作为输出变量，把 S、R 和 Q^n 作为输入变量，画出卡诺图，如图 4.10 所示。根据卡诺图，化简后得特性方程为

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n \\ \text{约束条件：} S \cdot R = 0 \end{cases} \quad CP=1 \text{ 时有效}$$

同步 RS 触发器的状态转换图，如图 4.11 所示。

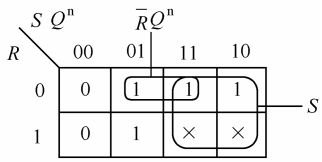


图 4.10　同步 RS 触发器的卡诺图

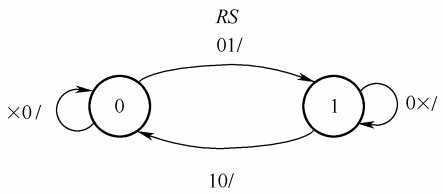


图 4.11　同步 RS 触发器的状态转换图

3. 同步 RS 触发器存在的空翻现象

在一个时钟周期的整个高电平期间或整个低电平期间，触发器的状态都能随输入信号变化而改变的触发方式称为电平触发。采用电平触发时，在一个时钟周期内，输入发生了变化，输出就跟着变化（输出变化习惯上称为翻转）。通常，将一个时钟周期内触发器的状态发生多次翻转的现象称为空翻，如图 4.12 所示。空翻是一种有害的现象，它使得时序电路不能按时

钟节拍工作，造成系统的误动作。

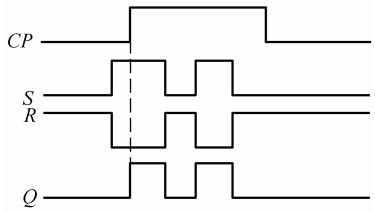


图 4.12　同步 RS 触发器的空翻现象

空翻现象产生的原因是同步 RS 触发器结构上的不完善。为了克服空翻现象，并将 RS 触发器的约束条件加以利用，可在电路结构上加以改善，制造出性能更好的触发器，如 JK 触发器、D 触发器。

4.2　JK 触发器

JK 触发器的输入没有约束。由于采用边沿触发方式将触发器的状态翻转控制在时钟信号（CP）的上升沿（或下降沿）到来的一瞬间，从而大大提高了触发器工作的可靠性和抗干扰能力。边沿触发时，上升沿触发用↑或↑表示，下降沿触发用↓或↓表示。

4.2.1　任务描述

（1）按图 4.13 所示连接电路，检查无误后，闭合开关 S_0，接通电源。

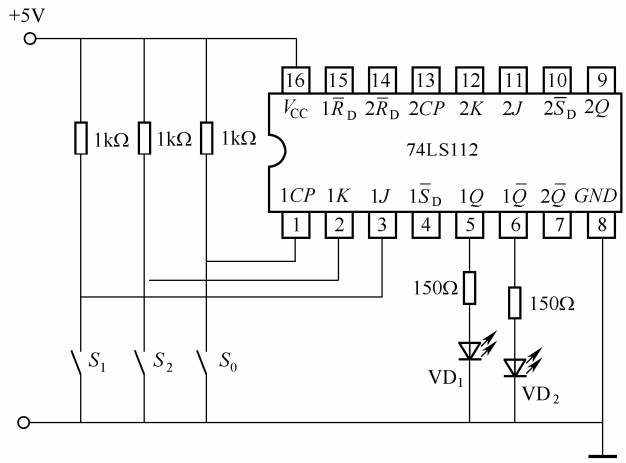


图 4.13　JK 触发器逻辑功能演示电路

（2）开关 S_1、S_2 处于任意状态，观察发光二极管的发光情况，记录观察到的结果。

（3）开关 S_1、S_2 处于任意状态，观察开关 S_0 由闭合到断开的瞬间发光二极管发光情况，记录观察到的结果。

（4）保持 S_0 断开，开关 S_1、S_2 处于任意状态，观察发光二极管的发光情况，记录观察到的结果。

（5）闭合开关 S_1、断开开关 S_2，观察开关 S_0 由断开到闭合的瞬间发光二极管发光情况，

记录观察到的结果。

（6）断开开关 S_1、闭合开关 S_2，观察开关 S_0 由断开到闭合的瞬间发光二极管发光情况，记录观察到的结果。

（7）闭合开关 S_1、S_2，观察开关 S_0 由断开到闭合的瞬间发光二极管发光情况，记录观察到的结果。

（8）断开开关 S_1、S_2，观察开关 S_0 由断开到闭合的瞬间发光二极管发光情况，记录观察到的结果；连续操作开关 S_0，观察开关 S_0 由断开到闭合的瞬间发光二极管发光情况，记录观察到的结果。

每次操作观察到的发光二极管发光情况记录，如表 4.5 所示。如图 4.14 所示是闭合开关 S_1、断开 S_2 时观察到的现象。

表 4.5　JK 触发器逻辑功能演示记录表

输入			输出	
S_0	S_1	S_2	VD_1	VD_2
闭合、由闭合到断开、断开	任意	任意	发光情况不变（原来亮的还是亮，原来不亮的仍不亮）	发光情况不变
由断开到闭合的瞬间	闭合	断开	灭	亮
由断开到闭合的瞬间	断开	闭合	亮	灭
由断开到闭合的瞬间	闭合	闭合	亮	灭
由断开到闭合的瞬间	断开	断开	灭	亮
由断开到闭合的瞬间	断开	断开	亮	灭
由断开到闭合的瞬间	断开	断开	灭	亮

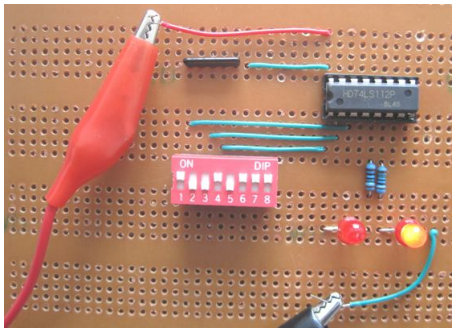


图 4.14　闭合开关 S_1、断开 S_2 时观察到的现象

4.2.2　JK 触发器的功能

1. 特性表

如果将演示过程中开关闭合看做 0，开关断开看做 1；开关由闭合到断开瞬间看做脉冲上升沿，开关由断开到闭合看做脉冲下降沿；发光二极管亮看做 1，不亮看做 0；开关状态任意用×表示。则，表 4.5 可转换为表 4.6 所示的 JK 触发器的特性表。由特性表可知，JK 触发器具有保持、置 0、置 1、翻转功能。

表 4.6　JK 触发器的特性表

CP	J	K	Q^{n+1}	说明
0、↑、1	×	×	Q^n	保持
↓	0	1	0	置 0
↓	1	0	1	置 1
↓	0	0	Q^n	保持
↓	1	1	$\overline{Q^n}$	翻转

2. 特性方程及状态转换图

由表 4.6 所示的 JK 触发器的特性表，画出 JK 触发器的卡诺图，如图 4.15 所示。根据卡诺图，化简后得特性方程为：

$$\begin{cases} Q^{n+1}=J\overline{Q}^n+\overline{K}Q^n \\ CP\downarrow\text{有效} \end{cases}$$

JK 触发器的状态转换图，如图 4.16 所示。

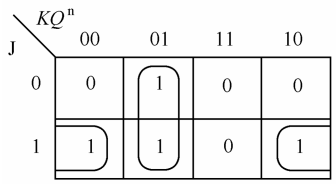


图 4.15　JK 触发器的卡诺图

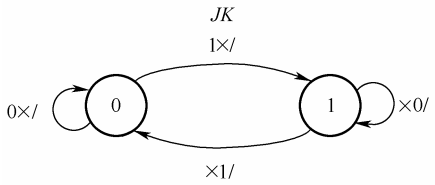


图 4.16　JK 触发器的状态转换图

4.2.3　JK 触发器的应用

1. 集成 JK 触发器

在实际应用中，JK 触发器是以集成电路形式存在的。在图 4.13 中的 74LS112 为 TTL 集成 JK 触发器，采用下降沿触发，其特性表如表 4.7 所示，逻辑符号如图 4.17 所示。74LS112 内部含有两个相同的 JK 触发器，每个触发器都带有异步控制端 $\overline{R}_D$、$\overline{S}_D$。只要在 $\overline{R}_D$ 或 $\overline{S}_D$ 端加入低电平“0”（不能同时为“0”），就可以立即将触发器置“0”或置“1”，而不受时钟信号和输入信号的控制。通常，$\overline{S}_D$ 称为异步置位端，$\overline{R}_D$ 称为异步复位端。触发器在时钟信号控制下正常工作时，应使 $\overline{R}_D$、$\overline{S}_D$ 接高电平或悬空。

表 4.7　集成 JK 触发器 74LS112 的特性表

输入					输出		说明
$\overline{S}_D$	$\overline{R}_D$	CP	J	K	Q^{n+1}	$\overline{Q}^{n+1}$	
0	1	×	×	×	1	0	异步置 1
1	0	×	×	×	0	1	异步置 0
1	1	↓	0	0	Q^n	$\overline{Q}^n$	保持
1	1	↓	0	1	0	1	置 0
1	1	↓	1	0	1	0	置 1
1	1	↓	1	1	$\overline{Q}^n$	Q^n	翻转

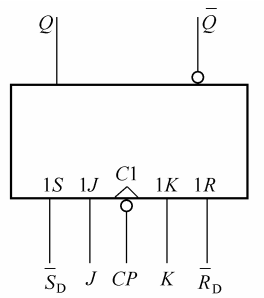
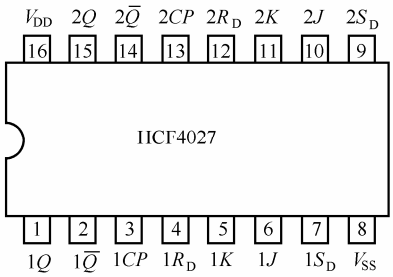


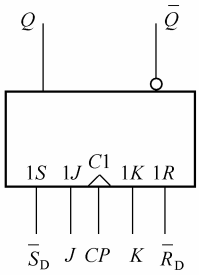
图 4.17　下降沿触发的 JK 触发器逻辑符号

采用上升沿触发的集成JK触发器有HCF4027、CD4027等，它们属于CMOS电路。如图4.18所示是HCF4027 的实物图、引脚排列和逻辑符号，其内部含有两个JK触发器。HCF4027、CD4027的异步控制端为高电平“1”有效，正常使用时应接低电平“0”。

（a）实物图



（b）引脚排列



（c）逻辑符号

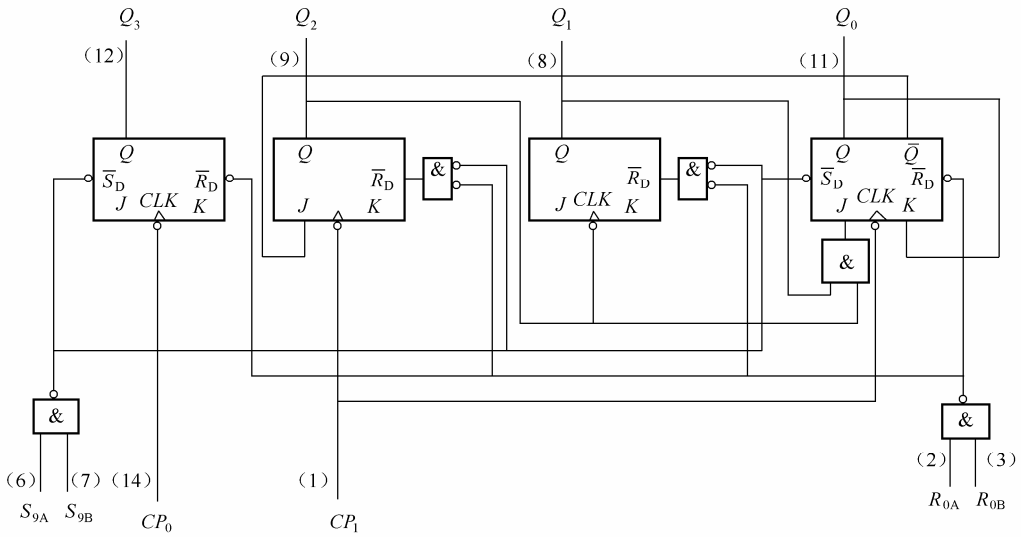
图 4.18　上升沿触发的集成 JK 触发器 HCF4027

2. JK 触发器的应用

JK 触发器的应用比较广泛，可以组成其他触发器、计数器等。当 JK 触发器的 *J*、*K* 端连接在一起时，就组成了具有新功能的 D 触发器。如图 4.19（a）所示是由 JK 触发器组成的异步二－五－十进制计数器 74LS90，其内部逻辑电路如图 4.19（b）所示，由 4 个 JK 触发器连接而成。计数器的识别和使用将在 5.1 节中介绍。

（a）74LS90

图4.19　JK触发器的应用



（b）内部逻辑电路

图 4.19　JK 触发器的应用（续图）

4.3　D 触发器

4.3.1　任务描述

（1）按图 4.20 所示连接电路，检查无误后，断开开关 S_1，接通电源。

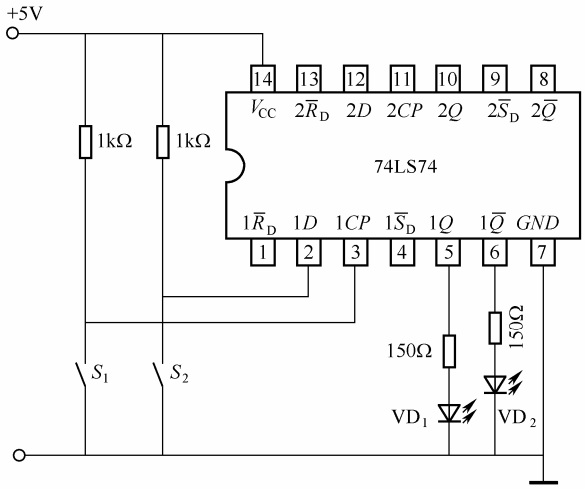


图 4.20　D 触发器逻辑功能演示电路

（2）开关 S_2 处于任意状态，观察发光二极管的发光情况，记录观察到的结果。

（3）开关 S_2 处于任意状态，观察开关 S_1 由断开到闭合的瞬间发光二极管发光情况，记录观察到的结果。

（4）保持 S_1 闭合，开关 S_2 处于任意状态，观察发光二极管的发光情况，记录观察到的结果。

（5）闭合开关 S_2，观察开关 S_1 由闭合到断开的瞬间发光二极管发光情况，记录观察到的结果。

（6）断开开关 S_2，观察开关 S_1 由闭合到断开的瞬间发光二极管发光情况，记录观察到的结果。

每次操作观察到的发光二极管发光情况记录，如表 4.8 所示。如图 4.21 所示是闭合开关 S_1、断开开关 S_2 时观察到的现象。

表 4.8　D 触发器逻辑功能演示记录表

输入		输出	
S_1	S_2	VD_1	VD_2
断开、由断开到闭合瞬间、闭合	任意	保持不变	保持不变
由闭合到断开瞬间	断开	亮	不亮
由闭合到断开瞬间	闭合	不亮	亮

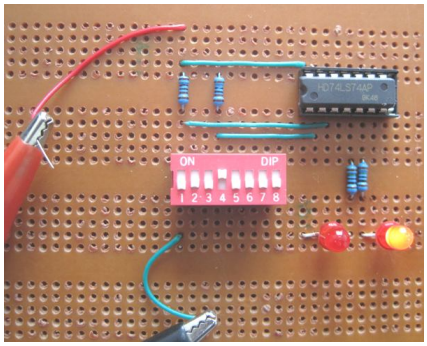


图 4.21　断开 S_2 时观察到的现象

4.3.2　D 触发器的功能

1. 特性表

如果将演示过程中开关闭合看做 0，开关断开看做 1；开关由闭合到断开瞬间看做脉冲上升沿，开关由断开到闭合看做脉冲下降沿；发光二极管亮看做 1，不亮看做 0；开关状态任意用×表示，则表 4.8 可转换为如表 4.9 所示的 D 触发器的特性表。由特性表可知，D 触发器具有置 0、置 1 功能。

表 4.9　D 触发器的特性表

CP	D	Q^{n+1}	说明
0、1、↓	×	Q^n	保持不变
↑	1	1	置 1
↑	0	0	置 0

2. 特性方程及状态转换图

观察 D 触发器的特性表，可直接写出特性方程为：

$$\begin{cases} Q^{n+1}=D \\ CP\uparrow \text{有效} \end{cases}$$

D 触发器的状态转换图如图 4.22 所示。

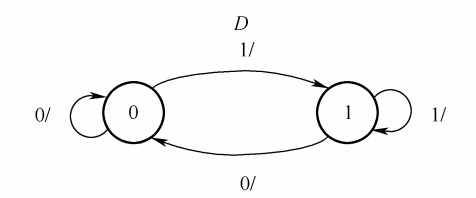


图 4.22　D 触发器的状态转换图

4.3.3　D 触发器的应用

1. 集成 D 触发器

图 4.20 中的 74LS74 为 TTL 集成双 D 触发器，采用上升沿触发，逻辑符号如图 4.23 所示。74LS74 内部每个 D 触发器的异步控制端 $\overline{R}_D$、$\overline{S}_D$ 为低电平有效。当 $\overline{S}_D=0$、$\overline{R}_D=1$ 时，立即将触发器置位为 $Q=1$；当 $\overline{S}_D=1$、$\overline{R}_D=0$ 时，立即将触发器复位为 $Q=0$。

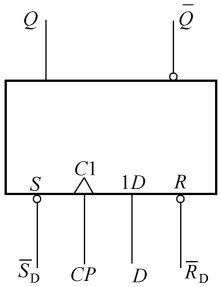
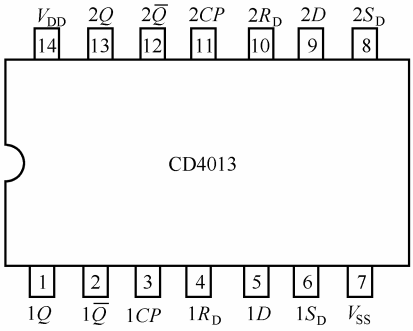


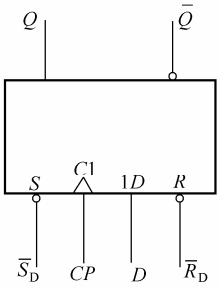
图 4.23　上升沿触发的 D 触发器逻辑符号

CMOS 集成双 D 触发器 CD4013 的实物图、引脚排列和逻辑符号如图 4.24 所示，采用上升沿触发。异步清 0、置 1 端高电平有效，正常使用时应接低电平。

（a）实物图



（b）引脚排列



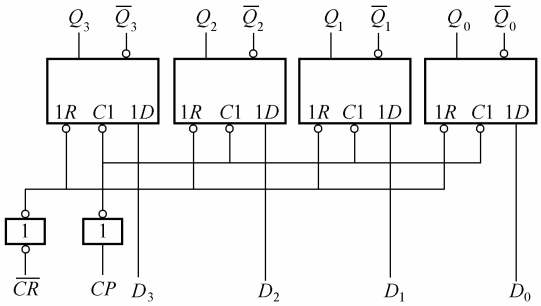
（c）逻辑符号

图 4.24　CMOS 集成双 D 触发器 CD4013

2. D 触发器的应用

在实际应用中，D 触发器的使用也比较广泛。用 D 触发器可以组成寄存器、抢答器、计数器等功能性器件。如图 4.25（a）所示是由 D 触发器组成的集成寄存器 74LS175，其内部逻辑电路如图 4.25（b）所示。74LS175 的逻辑功能和使用在 5.2 节中介绍。

（a）集成寄存器 74LS175



（b）74LS175 内部逻辑电路

图 4.25　D 触发器的应用

技能实训

任务 1　测试触发器的逻辑功能

1. 实训目的

（1）掌握 JK 触发器、D 触发器逻辑功能的测试方法。

（2）熟悉触发器逻辑功能的相互转换。

2. 器材准备

实训所需的器材如表 4.10 所示。

表 4.10　实训器材

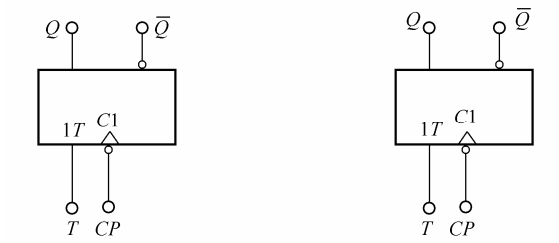
序号	名称	规格	数量
1	集成 JK 触发器	74LS112	2 块
2	集成 D 触发器	74LS74	1 块
3	电阻器	1kΩ	9 只
4	电阻器	150Ω	6 只
5	发光二极管	2EF	6 只
6	DIP 开关	8 位	1 只
7	DIP 开关	4 位	2 只
8	直流稳压电源	+5V	1 台
9	安装用电路板	20cm×10cm	1 块
8	连接导线、焊锡		若干
9	常用安装工具（电烙铁、尖嘴钳等）		1 套
10	万用表	MF47	1 块

3. 实训相关知识

根据触发器的逻辑功能不同，触发器分为 RS 触发器、JK 触发器、D 触发器、T 触发器等。目前，市场上出售的成品触发器大多数是 JK 触发器和 D 触发器。当需要其他类型的触发器时，可采用逻辑功能转换的方法，把 JK 触发器或 D 触发器转换成所需要的类型。

（1）T 触发器。

在时钟脉冲作用下，根据输入信号 T 取值的不同，凡是具有保持和翻转功能的逻辑电路，都称为 T 触发器。T 触发器的逻辑功能为：当 T=0 时，状态保持不变；当 T=1 时，状态翻转。T 触发器的逻辑符号如图 4.26 所示。



（a）下降沿触发　　（b）上升沿触发

图 4.26　T 触发器的逻辑符号

表 4.11 所示是下降沿触发的 T 触发器的特性表。由特性表可得 T 触发器的特性方程为：

$$\begin{cases} Q^{n+1} = T\overline{Q}^{n} + \overline{T}Q^{n} = T \oplus Q^{n} \\ \text{CP}\downarrow \text{有效} \end{cases}$$

表 4.11　T 触发器的特性表

CP	*T*	Q^{n+1}	说明
↓	0	Q^{n}	保持不变
↓	1	$\overline{Q}^{n}$	翻转

（2）不同类型触发器的转换。

不同类型的触发器相互转换时，常用的方法是：先比较已有触发器和待求触发器的特性方程，求出已有触发器输入端的逻辑表达式，即驱动方程；然后，根据驱动方程，利用逻辑门构成控制电路，从而实现转换。

1）JK 触发器→D 触发器。

已有 JK 触发器的特性方程为：

$$Q^{n+1}=\text{J}\,\overline{Q}^{n} + \overline{K}\,Q^{n}$$

待求 D 触发器的特性方程为：

$$Q^{n+1}=D$$

将待求 D 触发器的特性方程改写为：

$$\begin{aligned} Q^{n+1} &= D \\ &= D\,(\overline{Q}^{n} + Q^{n}) \\ &= D\,\overline{Q}^{n} + D\,Q^{n} \end{aligned}$$

比较两者的特性方程可得：

$$\begin{cases} J = D \\ K = \overline{D} \end{cases}$$

即：将 JK 触发器的 *J* 输入端作为 D 触发器的 *D* 输入端，*D* 输入端经非门取非后接 JK 触

发器的 K 输入端，便可将 JK 触发器转换为 D 触发器。转换电路如图 4.27 所示。

2）JK 触发器→T 触发器。

已有 JK 触发器的特性方程为：

$$Q^{n+1}=J\overline{Q}^{n}+\overline{K}Q^{n}$$

待求 T 触发器的特性方程为：

$$Q^{n+1}=T\overline{Q}^{n}+\overline{T}Q^{n}=T\oplus Q^{n}$$

比较两者的特性方程可得：

$$\begin{cases}J=T\\K=T\end{cases}$$

即：将 JK 触发器的 J 输入端和 K 输入端相连作为 T 触发器的 T 输入端，便可将 JK 触发器转换为 T 触发器。转换电路如图 4.28 所示。

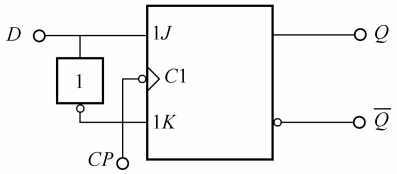


图 4.27　JK 触发器转换为 D 触发器

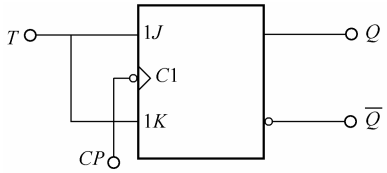


图 4.28　JK 触发器转换为 T 触发器

3）D 触发器→JK 触发器。

已有 D 触发器的特性方程为：

$$Q^{n+1}=D$$

待求 JK 触发器的特性方程为：

$$Q^{n+1}=J\overline{Q}^{n}+\overline{K}Q^{n}$$

比较两者的特性方程可得：

$$D=J\overline{Q}^{n}+\overline{K}Q^{n}$$

即：将 D 触发器的 $\overline{Q}$ 端与作为 JK 触发器的 J 输入端“与”、Q 端和作为 JK 触发器的 K 输入端“取非”后“与”，然后将“与”的输出再“或”后与 D 触发器的 D 输入端相连，便可将 D 触发器转换为 JK 触发器。转换电路如图 4.29 所示。

4）D 触发器→T 触发器。

已有 D 触发器的特性方程为：

$$Q^{n+1}=D$$

待求 T 触发器的特性方程为：

$$Q^{n+1}=T\overline{Q}^{n}+\overline{T}Q^{n}=T\oplus Q^{n}$$

比较两者的特性方程可得：

$$D=T\oplus Q^{n}$$

即：将 D 触发器的 Q 端与作为 T 触发器的 T 输入端“异或”后与 D 触发器的 D 输入端相连，便可将 D 触发器转换为 T 触发器。转换电路如图 4.30 所示。

4. 实训内容与步骤

（1）测试集成 JK 触发器的逻辑功能。

1）根据图 4.31 所示的电路，列出元件清单，备好元件，检查各元件的好坏。

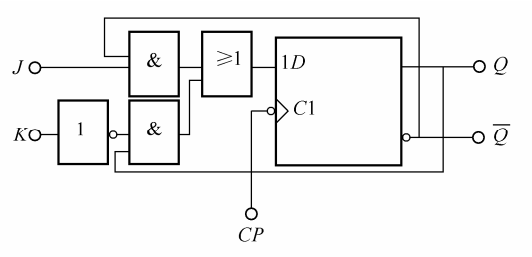


图 4.29　D 触发器转换为 JK 触发器

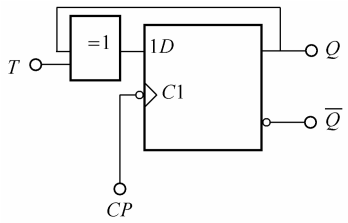


图 4.30　D 触发器转换为 T 触发器

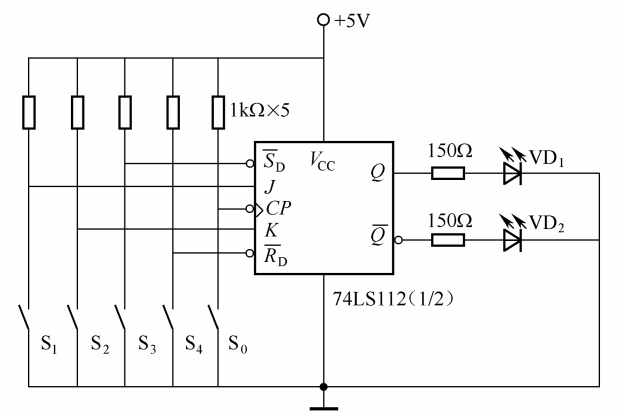


图 4.31　JK 触发器逻辑功能测试电路

2）根据如图 4.31 所示的电路，画出装配图。在确定集成块引脚的连线时，应注意所选的引脚必须属于同一个 JK 触发器。

3）根据装配图完成电路安装。

4）检查电路安装是否正确。主要检查 DIP 开关、发光二极管的引脚是否安装错，集成块引脚之间是否搭焊等。

5）检查无误后，接通电源。

6）根据如表 4.12 所示，完成 JK 触发器逻辑功能测试。开关断开为 1，开关闭合为 0；发光二极管亮为 1，灭为 0；×表示任意状态。

表 4.12　JK 触发器逻辑功能测试

$\overline{S}_D$	$\overline{R}_D$	CP	J	K	Q^n	$\overline{Q^{n+1}}$
0	1	×	×	×		
1	0	×	×	×		
1	1	0、1、↑	×	×		
1	1	↓	0	0		
1	1	↓	0	1		
1	1	↓	1	0		
1	1	↓	1	1		

（2）测试集成 D 触发器的逻辑功能。

1）根据如图 4.32 所示的电路，列出元件清单，备好元件，检查各元件的好坏。

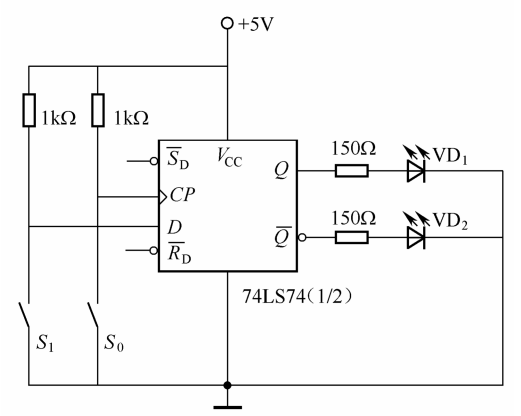


图 4.32　集成 D 触发器逻辑功能测试电路

2）根据图 4.32 所示的电路，画出装配图。在确定集成块引脚的连线时，应注意所选的引脚必须属于同一个 D 触发器。

3）根据装配图完成电路安装。

4）检查电路安装是否正确。主要检查 DIP 开关、发光二极管的引脚是否安装错，集成块引脚之间是否搭焊等。

5）检查无误后，接通电源。

6）根据表 4.13 所示，完成 D 触发器逻辑功能测试。

表 4.13　D 触发器逻辑功能测试

CP	D	Q^n	$\overline{Q^{n+1}}$
0、1、↓	×		
↑	0		
↑	1		

（3）测试 T 触发器的逻辑功能。

1）根据图 4.33 所示的电路，列出元件清单，备好元件，检查各元件的好坏。

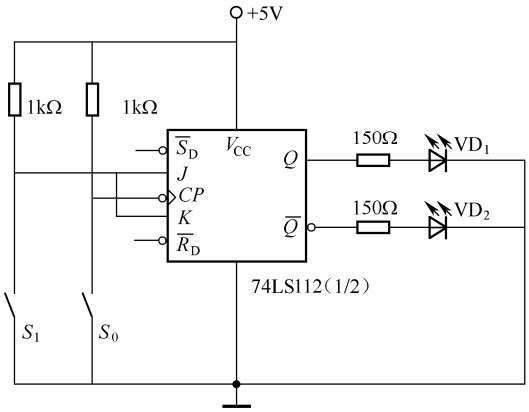


图 4.33　T 触发器逻辑功能测试电路

2）根据图 4.33 所示的电路，画出装配图。在确定集成块引脚的连线时，应注意所选的引脚必须属于同一个 JK 触发器。

3）根据装配图完成电路安装。

4）检查电路安装是否正确。主要检查 DIP 开关、发光二极管的引脚是否装错，集成块引脚之间是否搭焊等。

5）检查无误后，接通电源。

6）根据表 4.14 所示，完成 T 触发器逻辑功能测试。

表 4.14　T 触发器逻辑功能测试

CP	T	Q^{n+1}
↓	0	
↓	1	

（4）实训结束后，整理好本次实训所用的器材，清洁工作台，打扫实训室。

5. 实训报告要求

（1）将测试结果和 JK、D、T 触发器的特性表比较，分析是否实现了相应的逻辑功能。

（2）测试过程中若遇到故障，说明故障现象，分析产生故障的原因，提出解决方法。

（3）如果将 JK 触发器转换成 D 触发器，应如何制作测试电路？画出相应的逻辑电路。

（4）完成实训报告。

任务 2　制作 4 人抢答器

1. 实训目的

（1）掌握集成D触发器，与非门及发光二极管的使用方法。

（2）熟悉4人抢答器的工作过程。

（3）掌握数字电路的安装技巧、调试和简单故障排除方法。

2. 器材准备

实训所需的器材如表 4.15 所示。

表 4.15　实训器材

序号	名称	规格	数量
1	发光二极管	2EF	4 只
2	二极管	1N4001	1 只
3	三极管	S9013	1 只
4	电阻器	150Ω	4 只
5	电阻器	1kΩ	4 只
6	排阻	1kΩ（5 引脚）	1 只
7	DIP 开关	4 位	2 只
8	集成与非门	74LS20	1 块
9	集成与非门	74LS00	1 块
10	集成 D 触发器	74LS74	2 块

续表

序号	名称	规格	数量
11	扬声器	8Ω	1 只
12	直流稳压电源	+5V	1 台
13	安装用电路板	20cm×10cm	1 块
14	连接导线、焊锡		若干
15	常用安装工具（电烙铁、尖嘴钳等）		1 套
16	万用表	MF47	1 块

3. 实训相关知识

4 人抢答器电路如图 4.34 所示，由 2 片双 D 触发器 74LS74 组成，每个触发器的输出接一只发光二极管，指示成功抢答的组别。抢答开始前，由主持人按下复位开关 S，触发器全部清 0，两片双 D 触发器 74LS74 的输出端 Q 全为 0，所有发光二极管均不亮。当主持人宣布抢答开始后，抢答者按下开关，对应的发光二极管点亮，显示抢答的组别，并发出声音提示。同时，抢答成功组对应的 D 触发器通过与非门 G_2 送出信号锁住其余 3 个抢答者的电路，不再接收其他信号，直到主持人再次按下复位开关 S，清除抢答信号为止。

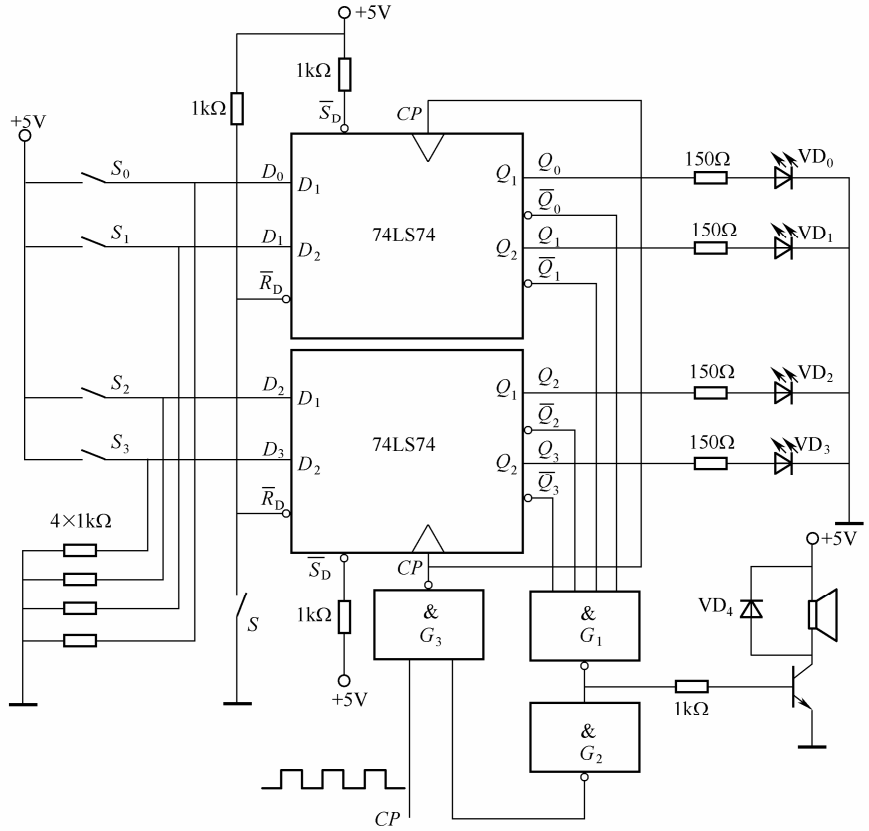


图 4.34　4 人抢答器的逻辑电路

4. 实训内容与步骤

（1）根据图 4.34 所示的电路，列出元件清单，备好元件，检查各元件的好坏。

（2）根据图 4.34 所示的电路，画出装配图。

（3）根据装配图完成电路安装。

（4）检查电路安装是否正确。主要检查各元件的位置是否安装错，集成块引脚之间是否搭焊等。

（5）检查无误后，接通电源，CP 端接矩形脉冲，矩形脉冲的频率约 1kHz。

（6）抢答功能调试。

① 闭合 S，观察发光二极管是否全部不亮。若是全部不亮，进行下一步调试。否则，检修电路，直至发光二极管全部不亮。

② 断开 S、闭合 S_0，观察扬声器是否发声、是否只有发光二极管 VD_0 亮。若是，进行下一步调试。否则检修电路，直至扬声器发声、只有发光二极管 VD_0 亮。

③ 分别闭合 S_1、S_2、S_3，观察扬声器、发光二极管发光状态是否变化。如无变化，S_0 对应的组别调试成功。否则，检修电路，直至扬声器发声、只有发光二极管 VD_0 亮。

④ 参照 S_0 组别的测试，分别调试 S_1、S_2、S_3 对应的组别。

（7）实训结束后，整理好本次实训所用的器材，清洁工作台，打扫实训室。

5. 实训报告要求

（1）如果用 JK 触发器实现 4 人抢答器，应如何修改电路，画出逻辑电路。

（2）测试过程中若遇到故障，说明故障现象，分析产生故障的原因，提出解决方法。

（3）如果制作 6 人抢答器，制作的难点是什么？

（4）完成实训报告。

本章小结

（1）本章重点介绍了 RS 触发器的基本逻辑功能，集成 JK 触发器的识别、逻辑功能及应用，集成 D 触发器的识别、逻辑功能及应用。

（2）触发器具有记忆功能，有两种可能的稳定状态，0 态或 1 态。触发器的输入决定触发器的状态，时钟脉冲决定触发器状态翻转的时刻。

（3）根据结构不同，触发器分为基本 RS 触发器、同步 RS 触发器和边沿触发器等。根据逻辑功能不同，触发器分为 RS 触发器、JK 触发器和 D 触发器等。

（4）基本 RS 触发器是构成其他触发器的基础，它的结构最简单。JK 触发器和 D 触发器是最常用的两种触发器。D 触发器结构比较简单，功能单一。JK 触发器是多功能触发器，可以方便地构成 D 触发器、计数器、寄存器等功能性器件。

（5）触发器的逻辑功能可以用特性表、卡诺图、特性方程、状态图和时序图等 5 种方式来描述。触发器的特性方程是表示其逻辑功能的重要逻辑函数，在分析和设计时序逻辑电路时常用来作为判断电路状态转换的依据。

不同触发器的特性方程归纳如下：

1）RS 触发器。

$$\begin{cases} Q^{n+1} = S_D + \overline{R}_D Q^n \\ \text{约束条件 } S_D \cdot R_D = 1 \end{cases}$$

2）JK 触发器。

$$Q^{n+1}=J\overline{Q}^{n}+\overline{K}Q^{n}$$

3）D 触发器。

$$Q^{n+1}=D$$

4）T 触发器。

$$Q^{n+1}=T\overline{Q}^{n}+\overline{T}Q^{n}=T\oplus Q^{n}$$

（6）集成触发器产品通常为 D 触发器和 JK 触发器。在选用集成触发器时，不仅要知道它的逻辑功能，还必须知道它的触发方式，只有这样，才能正确的使用好触发器。

习题4

一、填空题

1．触发器具_____种稳定状态。在输入信号消失后，能保持输出状态不变，也就是说它具有_____功能。在适当触发信号作用下，从一个稳态变为另一个稳态，触发器可作为_____进制信息存储单元。

2．RS 触发器可分为基本_____触发器、_____触发器两类。

3．钟控触发器也称同步触发器，钟控触发器状态的变化不仅取决于_____信号的变化，还取决于_____的作用。

4．与非门构成的基本 RS 触发器的约束条件是_____。

5．在实际应用中，为了确保数字系统可靠工作，要求触发器来一个 *CP* 至多翻转一次。对于_____式触发器来说，这就意味着在 *CP*=1 期间，必须保持输入信号稳定不变，否则，触发器状态将在此期间发生_____。

6．边沿 D 触发器具有_____、_____的功能。

7．74LS112 芯片内部含有两个相同的_____触发器，采用_____沿触发。

8．74LS74 芯片为 TTL 集成双_____触发器，采用_____沿触发。

二、简答题

1．什么是边沿触发器？有几种边沿触发？

2．分别列出 RS 触发器、JK 触发器、D 触发器的特性表。

3．集成 JK 触发器 74LS112 中 $\overline{S}_D$、$\overline{R}_D$ 端的功能是什么？

三、综合题

1．由与非门构成的基本 RS 触发器如图 4.35 所示，根据输入波形 *A*、*B* 画出 *Q*、$\overline{Q}$ 的输出波形。设触发器的初态均为 0。

2．已知 JK 触发器 *J*、*K* 和 *CP* 端的输入波形如图 4.36 所示，试写出 JK 触发器的特性方程，画出状态转换图及 *Q*、$\overline{Q}$ 端对应的输出波形，设触发器的初始状态为 $Q=0$。

3．已知输入信号 *A* 和 *B* 的波形如图 4.37（a）所示，试画出图 4.37（b）中触发器 *Q* 端的输出波形。设触发器初态为 0。

4．写出如图 4.38 所示触发器的特性方程，并画出在时钟信号作用下输出端电压的波形，

设触发器的初始状态为 0。

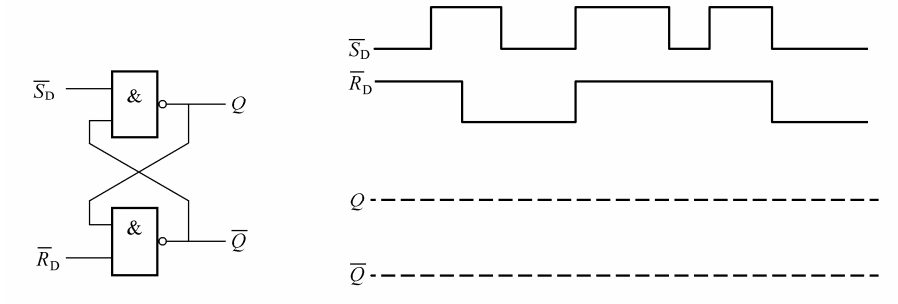


图 4.35　综合题 1 的图

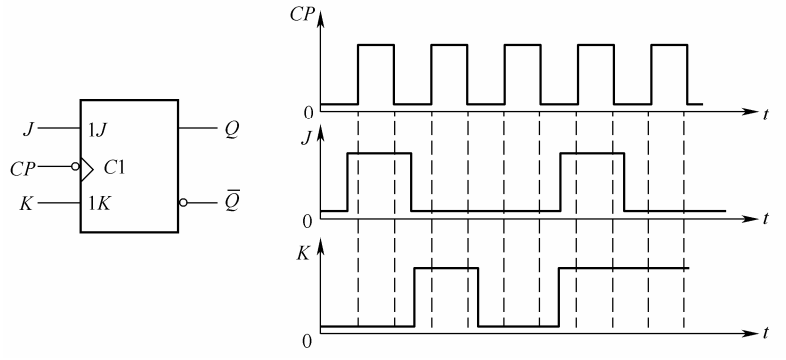
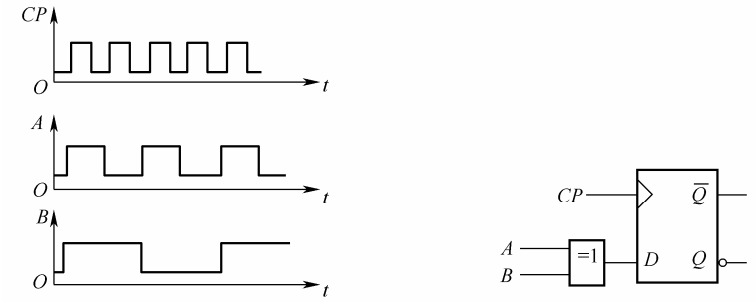


图 4.36　综合题 2 的图



（a）输入波形图　　（b）逻辑电路

图 4.37　综合题 3 的图

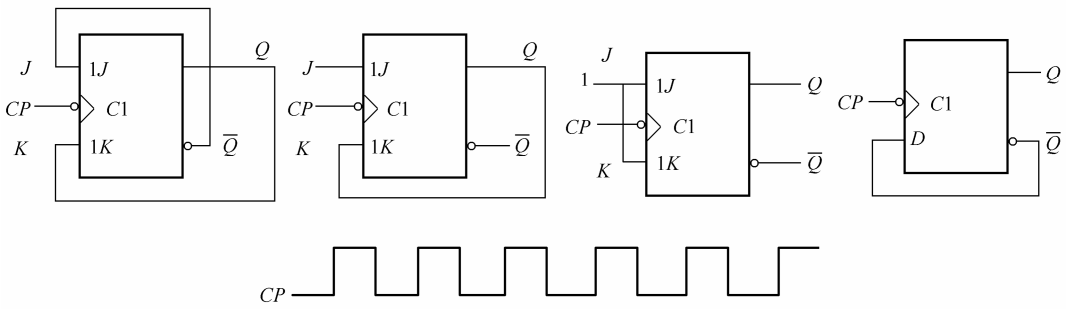


图 4.38　综合题 4 的图