

2

组合电路的应用

【项目导读】

数字电路按照逻辑功能的不同特点，一般可分为组合逻辑电路和时序逻辑电路。本项目通过实例学习组合逻辑电路的应用、设计、制作等。在日常生活中，我们经常遇到将数字信号编码、译码、显示的问题，例如医院用的呼叫系统等。所以病房呼叫系统是一种对二进制数编码、译码并推动数码显示的电路。在知识拓展栏目还将学习常用的加法器和数值比较器等组合逻辑电路。

任务 病房呼叫系统的设计、制作与调试

【任务描述】

病房呼叫系统是病人请求值班医生或护士进行诊断或护理的紧急呼叫工具，可将病人的请求快速传送给值班医生或护士，是提高医院和病房护理水平的必备设备之一。呼叫系统的优劣直接关系到病人的安危，历来受到各大医院的普遍重视。它要求及时、准确、可靠、简便可行、利于推广。

一、任务学习情境描述

设计医院用的呼叫系统，其功能如下：

- (1) 当有病人紧急呼叫时，产生声音提示，并显示病人的编号。
- (2) 根据病人的病情设计优先级别，当有多人呼叫时，病情严重者优先。
- (3) 医护人员处理完当前最高级别的呼叫后，系统按优先级别显示其他呼叫病人的病号。

(4) 当医护人员治疗完全部呼叫病患后,系统将自动恢复到待机状态。

二、任务学习目标

1. 知识目标

- (1) 掌握组合逻辑电路的特点。
- (2) 掌握组合电路的分析。
- (3) 掌握组合电路的设计方法。
- (4) 掌握译码器、编码器等常用集成电路的设计使用。

2. 技能目标

- (1) 熟悉多种电路元件和集成组合逻辑芯片以及数码管的用法。
- (2) 掌握组合逻辑电路的设计、元件选择、采购、安装、调试与检测方法。
- (3) 掌握数字显示器的故障检修方法。

3. 职业素养

- (1) 沟通能力及团队协作精神。
- (2) 良好的职业道德。
- (3) 质量、成本、安全、环保意识。

【相关知识】

前面已经讲到,本项目的实施是一个组合逻辑电路分析、设计、制作过程,那么我们就必须先了解组合逻辑电路是一种什么电路。

一、组合逻辑电路及特点

顾名思义,它是一种把简单门电路或常用集成电路组合起来实现一定功能的电路。组合逻辑电路的特点是,输出逻辑状态完全由当前输入状态决定,输入信号作用以前电路所处的状态对输出信号没有影响。门电路是组合逻辑电路的基本逻辑单元。下面我们介绍组合逻辑电路的分析和设计方法。

二、组合逻辑电路的分析方法

组合逻辑电路的分析是指从给定的逻辑电路图求出输出函数的逻辑功能。即求出逻辑表达式和真值表,分析步骤一般为:

- (1) 由逻辑图逐级写出各门的输出函数的逻辑表达式并化简。

首先将逻辑图中各个门的输出都标上字母,然后从输入级开始,逐级推导出各个门的输出函数。

- (2) 由逻辑表达式建立真值表。

作真值表的方法是首先将输入信号的所有组合列表,然后将各组合代入输出函数得到输

出信号值。

(3) 分析真值表，判断逻辑电路的功能。

对于典型的组合逻辑电路可以直接说出其功能，对于非典型的组合逻辑电路，应根据真值表中逻辑变量和逻辑函数的取值规律说明，即指出输入为哪些状态时，输出为 1 或 0。

(4) 方案优化，确定所给电路是否最简。

例 1 试分析图 2-1 所示逻辑电路图的功能。

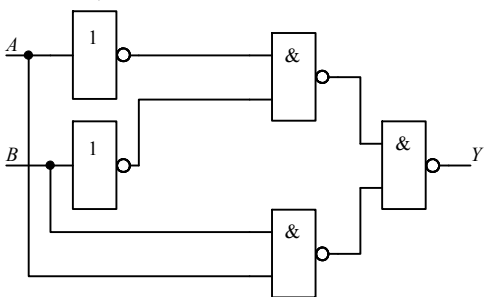


图 2-1 例 1 电路图

解：(1) 根据逻辑图写出逻辑函数式并化简

$$Y = \overline{\overline{A} \cdot \overline{B}} \cdot \overline{AB} = \overline{A} \cdot \overline{B} + AB$$

(2) 列出真值表如表 2-1 所示。

表 2-1 例 1 真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

(3) 分析逻辑功能

由真值表可知， A 、 B 相同时 $Y=1$ ， A 、 B 不相同时 $Y=0$ 。

所以该电路是同或逻辑电路。

组合逻辑电路的分析是非常重要的，大家不仅要学会简单电路的分析，还要学会复杂电路的分析。

三、组合逻辑电路的设计

组合逻辑电路的设计就是在给定逻辑功能及要求的条件下，设计出满足功能要求，而且

是最简单的逻辑电路，其一般步骤如下：

- ①确定输入输出变量，定义变量逻辑状态含义。
- ②将实际逻辑问题抽象成真值表。
- ③根据真值表写逻辑表达式，并化简成最简与或表达式。
- ④根据表达式画逻辑图。

例2 设计一个三人表决器。三个人表决一件事情，结果按“少数服从多数”的原则决定，试建立该逻辑函数。

解：(1) 确定输入输出变量，定义变量逻辑状态含义。将三人的意见设置为自变量 A 、 B 、 C ，并规定只能有同意或不同意两种意见：同意为逻辑“1”，不同意为逻辑“0”。将表决结果设置为因变量 L ，显然也只有两个情况：事情通过为逻辑“1”，没通过为逻辑“0”。

(2) 根据题意及上述规定列出函数的真值表，如表 2-2 所示。

表 2-2 例 2 真值表

A	B	C	L
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

(3) 根据真值表写逻辑表达式：

$$L = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

化简成最简与或表达式：

$$L = AB + BC + AC$$

(4) 根据表达式画出逻辑图，图 2-2 (a) 为用与门和或门实现的，图 2-2 (b) 是用与非门实现的逻辑电路。用与非门实现时需要将与或表达式变换成与非—与非表达式。

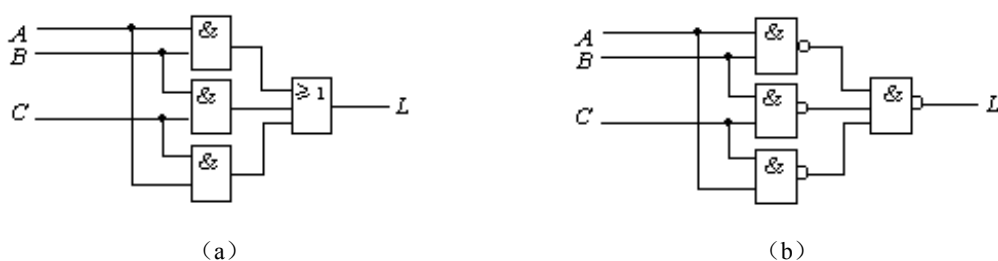


图 2-2 例 2 电路图

输出的与非—与非表达式为 $L = \overline{AB} \overline{BC} \overline{AC}$ 。

例3 设有甲、乙、丙三台电机，它们运转时必须满足这样的条件，即任何时间必须有且仅有一台电机运行，如不满足该条件，就输出报警信号。试设计此报警电路。

解：

(1) 取甲、乙、丙三台电机的状态为输入变量，分别用 A 、 B 和 C 表示，并且规定电机运转为 1，停转为 0，取报警信号为输出变量，以 Y 表示， $Y=0$ 表示正常状态，否则为报警状态。

(2) 根据题意可列出表 2-3 所示的真值表。

表 2-3 例 3 真值表

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

(3) 写逻辑表达式，方法有二，其一是对 $Y=1$ 的情况写，其二是对 $Y=0$ 的情况写，用方法一写出的是最小项表达式，用方法二写出的是最大项表达式，若 $Y=0$ 的情况很少时，也可对 \bar{Y} 等于 1 的情况写，然后再对 \bar{Y} 求反。以下是对 $Y=1$ 的情况写出的表达式：

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

化简后得到：

$$Y = \overline{A}\overline{B}\overline{C} + AC + AB + BC$$

(4) 由逻辑表达式可画出图 2-3 所示的逻辑电路图。

四、常用的组合逻辑电路——编码器和译码器

由于人们在实践中遇到的问题层出不穷，因而为解决这些逻辑问题而设计的逻辑电路也不胜枚举。在使用中我们发现，其中有些逻辑电路经常、大量地出现在各种数字系统当中。为了使用方便，已经把这些电路制成了中、小规模集成的标准化集成电路产品。

常用集成组合逻辑电路有很多，如译码器、编码器、加法器、数据选择器、数值比较器、多路数据分配器等。现就本项目中用到的常用电路介绍一下。

1. 译码器

将具有某种特定含义的信号（文字、数字、符号等）的二进制代码反译出来的过程，就是译码，而实现译码操作的电路称为译码器。或者说，译码器可以将输入代码的状态翻译成相

应的输出信号，以表示其原意。根据需要输出信号可以是脉冲，也可以是电位。译码器的种类很多，但工作原理是相似的，设计方法也是相同的。常用的有二进制译码器、二—十进制译码器、显示译码器等。

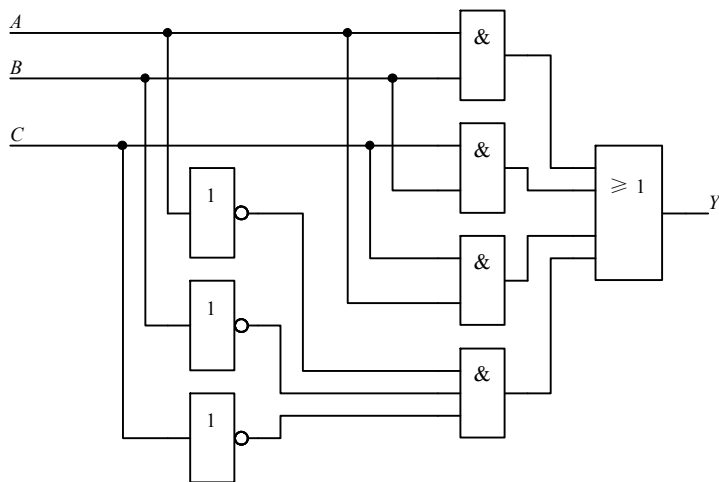


图 2-3 例 3 的电路图

(1) 二进制译码器

将二进制代码（或其他确定信号或对象的代码）“翻译”出来，转换成另外的与之对应的输出信号（或另一种代码）的逻辑电路称为二进制译码器。

N 位二进制译码器有 N 个输入端和 2^N 个输出端，即将 N 位二进制代码的组合状态翻译成对应的 2^N 个最小项，一般称为 N 线- 2^N 线译码器。

简单看一下 2 线-4 线译码器，这是输出低电平有效的二进制译码器。它有两个输入端，根据输入不同组合，输出呈现出一定的译码规律。图 2-4 是用基本逻辑门连接的译码器。 EN 是使能端，低电平有效， A 、 B 是两个输入端， \bar{Y}_1 、 \bar{Y}_2 、 \bar{Y}_3 、 \bar{Y}_4 是四个输出端。

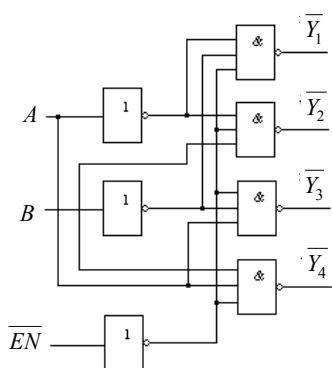


图 2-4 2 线-4 线译码器

表 2-4 是二进制译码器的真值表,从表 2-4 的真值表可看到,规律很明显,输入端 A 、 B 输入对应的二进制代码时,输出对应为逻辑 0。

表 2-4 2 线-4 线译码器真值表

\overline{EN}	A	B	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$
1	×	×	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

(2) 二—十进制译码器(4 线—10 线译码器)

将二—十进制代码翻译成 10 个十进制数字信号的电路,叫作二—十进制译码器。这种译码器的输入是十进制数的二进制代码(BCD 码),输出的是 10 个信号,是与十进制数的 10 个数字相对应的,示意图如图 2-5 所示。

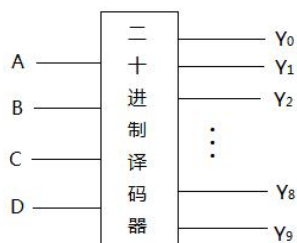


图 2-5 4 线-10 线译码器

(3) 集成译码器

随着科学技术的进步与发展,译码器也根据功能做成了不同的集成芯片,给使用带来了极大的方便,常用的中规模集成电路译码器有双 2 线-4 线译码器 74139,3 线-8 线译码器 74138,4 线-16 线译码器 74154 和 4 线-10 线译码器 7442 等。

74138 是 TTL 系列中常用的 3 线-8 线译码器,它的逻辑符号见图 2-6,其中 A 、 B 和 C 是输入端, $\overline{Y_0}$ 、 $\overline{Y_1}$ 、 $\overline{Y_2}$ 、 $\overline{Y_3}$ 、 $\overline{Y_4}$ 、 $\overline{Y_5}$ 、 $\overline{Y_6}$ 、 $\overline{Y_7}$ 是输出端, G_1 、 $\overline{G_{2A}}$ 、 $\overline{G_{2B}}$ 是控制端。它的真值表见表 2-5。在真值表中 $G_2 = \overline{G_{2A}} + \overline{G_{2B}}$,从真值表可以看出当 $G_1=1$ 、 $G_2=0$ 时该译码器处于工作状态,否则输出被禁止,输出高电平。这三个控制端又称为片选端,利用它们可以将多片 74138 连接起来扩展译码器的功能。

从真值表可知每一个输出端的函数为: $Y_i = m_i(\overline{G_1} \overline{G_{2A}} \overline{G_{2B}})$

其中 m_i 为输入 A 、 B 、 C 的最小项。

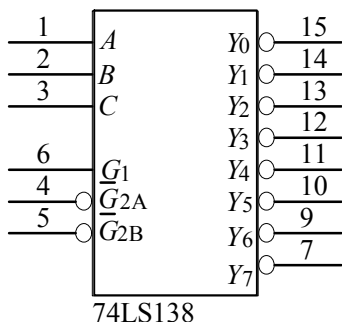


图 2-6 3 线-8 线译码器的逻辑符号

如果把 G_1 作为数据输入端（同时使 $\overline{G_{2A}} + \overline{G_{2B}} = 0$ ），把 ABC 作为地址端，则可以把 G_1 信号送到一个由地址指定的输出端，例如， $ABC=101$ ，则 Y_5 等于 G_1 的反码。这种使用称为数据分配器使用。

表 2-5 74138 译码器真值表

控制		输入			输出							
G_1	G_2	A	B	C	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
×	1	×	×	×	1	1	1	1	1	1	1	1
0	×	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

用两个 3 线-8 线译码器可组成 4 线-16 线译码器，见图 2-7，将 A 、 B 、 C 信号连接到 U_1 和 U_2 的 A 、 B 、 C 端，将 U_1 的 $\overline{G_{2A}}$ 和 U_2 的 G_1 端连接到 D ，当 $D=0$ 时，选中 U_1 ，否则选中 U_2 ，将 U_1 的 $\overline{G_{2B}}$ 和 U_2 的 $\overline{G_{2A}}$ 端连接到使能信号 EN ，当 $EN=0$ 时，译码器正常工作，当 $EN=1$ 时，译码器被禁止。

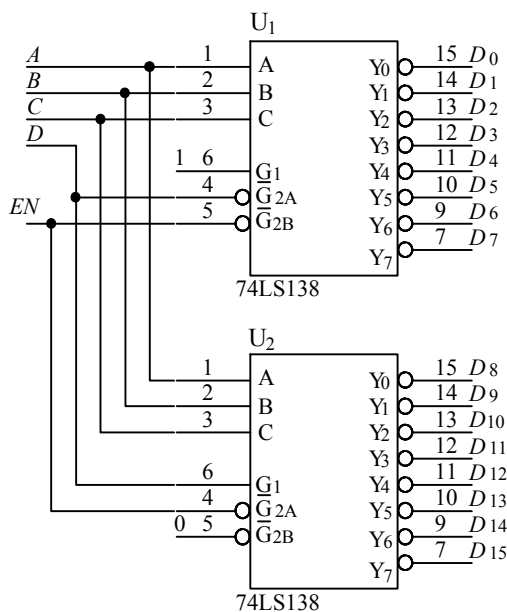


图 2-7 用 74138 实现 4 线-16 线译码

例 4 用 74138 译码器实现的电路如图 2-8 所示，写出 $Y(A,B,C)$ 的逻辑表达式。

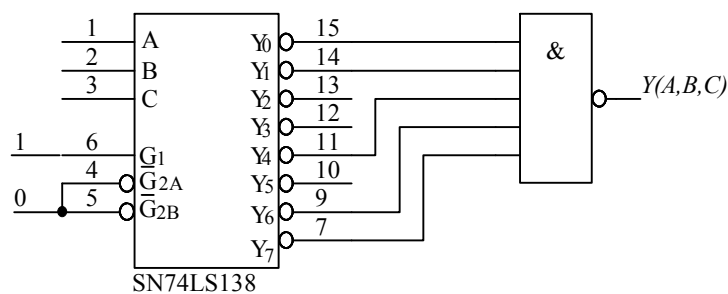


图 2-8 用 74138 实现组合逻辑函数

解：从 74138 译码器的功能可知，它的每一个输出都是对应输入逻辑变量最小项的非，因此得到输出表达式：

$$Y(A,B,C) = \overline{Y_0 Y_1 Y_4 Y_6 Y_7} = \overline{m_0 m_1 m_4 m_6 m_7} = m_0 + m_1 + m_4 + m_6 + m_7 = \sum m(0,1,4,6,7)$$

(4) 显示译码器

在一些数字系统中，不仅需要译码，而且需要把译码的结果显示出来。由于各种工作方式的显示器件对译码器的要求各不相同，所以这里先对常用的字符显示器件作简单说明，这里介绍的显示译码器，是对 4 位二进制数码译码并推动数码显示的电路。

1) 显示器件

目前广泛使用的显示器件是七段数码显示器，由 a~g 等 7 段可发光的线段拼合而成，通过控制各段的亮或灭，就可以显示不同的字符或数字。七段数码显示器有半导体数码显示器和液晶显示器两种。

半导体数码管（或称 LED 数码管）由发光二极管组成，有一般亮和超亮等不同之分，也有 0.5 寸、1 寸等不同的尺寸。小尺寸数码管的显示笔画常用一个发光二极管组成，而大尺寸的数码管由两个或多个发光二极管组成。一般情况下，单个发光二极管的管压降为 1.8V 左右，电流不超过 30mA。发光二极管的阳极连在一起连接到电源正极的称为共阳数码管，阴极接低电位的二极管发光；发光二极管的阴极连在一起连接到电源负极的称为共阴数码管，阳极接高电位的二极管发光。图 2-9 所示是七段数码管的外形图及共阴、共阳等效电路。有的数码管在右下角还增设了一个小数点，形成八段显示。

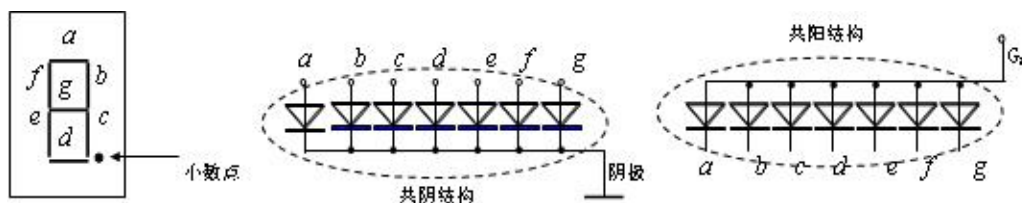


图 2-9 七段数码管的外形图及共阴共阳等效电路

常用 LED 数码管显示的数字和字符是 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F。

液晶显示器 (LCD) 是另一种数码显示器。液晶显示器中的液态晶体材料是一种有机化合物，在常温下既有液体特性，又有晶体特性。利用液晶在电场作用下产生光的散射或偏光作用原理，便可实现数字显示。一般对 LCD 的驱动采用正负对称的交流信号。

2) 七段显示译码器

七段显示译码器的功能是把 8421 二—十进制代码译成对应于数码管的七个字段信号，驱动数码管，显示出相应的十进制代码。

显示译码器有很多集成产品，如用于共阳数码管的译码电路 7446/7447 和用于共阴数码管的译码电路 CD4511 等，下面分别加以介绍。

3) 用于共阳数码管的译码电路 7446/7447

该电路采用集电极开路输出，具有试灯输入、前/后沿灭灯控制、灯光调节能力和有效低电平输出，驱动输出最大电压：74L46、74LS46 为 30V，74L47、74LS47 为 15V；吸收电流：74L46、74LS46 为 40mA，74L47 为 30mA，74LS47 为 24mA，共阳数码管的译码电路的符号见图 2-10，真值表见表 2-6。

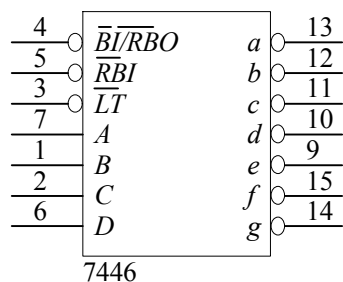


图 2-10 7446 的符号图

表 2-6 7446 的真值表

十进制	控制		输入					输出							字形	
	\overline{LT}	\overline{RBI}	D	C	B	A	\overline{BI}	A	B	C	D	E	F	G		\overline{RBO}
0	1	1	0	0	0	0	1	0	0	0	0	0	0	1	1	—
1	1	×	0	0	0	1	1	1	0	0	1	1	1	1	1	
2	1	×	0	0	1	0	1	0	0	1	0	0	1	0	1	
3	1	×	0	0	1	1	1	0	0	0	0	1	1	0	1	
4	1	×	0	1	0	0	1	1	0	0	1	1	0	0	1	
5	1	×	0	1	0	1	1	0	1	0	0	1	0	0	1	
6	1	×	0	1	1	0	1	0	1	0	0	0	0	0	1	
7	1	×	0	1	1	1	1	0	0	0	1	1	1	1	1	
8	1	×	1	0	0	0	1	0	0	0	0	0	0	0	1	
9	1	×	1	0	0	1	1	0	0	0	1	1	0	0	1	
10	1	×	1	0	1	0	1	1	1	1	0	0	1	0	1	
11	1	×	1	0	1	1	1	1	1	0	0	1	1	0	1	无效状态
12	1	×	1	1	0	0	1	1	0	1	1	1	0	0	1	无效状态
13	1	×	1	1	0	1	1	0	1	1	0	1	0	0	1	熄灭
14	1	×	1	1	1	0	1	1	1	1	0	0	0	0	1	熄灭
15	1	×	1	1	1	1	1	1	1	1	1	1	1	1	1	熄灭
\overline{BI}	×	×	×	×	×	×	0	1	1	1	1	1	1	1	×	熄灭
\overline{RBI}	1	0	0	0	0	0	×	1	1	1	1	1	1	1	×	熄灭
\overline{LT}	0	×	×	×	×	×	1	0	0	0	0	0	0	0	1	—

该译码器有 4 个控制信号：

①灯测试端 \overline{LT} 。 $\overline{LT}=0$ 数码管各段都亮，除试灯外 $\overline{LT}=1$ 。

②动态灭零输入端 \overline{RBI} 。当 $\overline{RBI}=0$ 的同时 $ABCD$ 信号为 0，且 $\overline{LT}=1$ 时，所有各段都灭，同时 \overline{RBO} 输出 0，该功能是灭 0。

③灭灯输入/动态灭灯输出端 $\overline{BI}/\overline{RBO}$ 。当 $\overline{BI}/\overline{RBO}$ 作为输入端使用时，若 $\overline{BI} = 0$ ，则不管其他输入信号，输出各段都灭；当 $\overline{BI}/\overline{RBO}$ 作为输出端使用时，若 \overline{RBO} 输出 0，表示各段已经熄灭。

7446 与共阳数码管的连接见图 2-11。图中电阻 R_P 为限流电阻，具体阻值视数码管的电流大小而定。7446 是 OC 输出，电源电压可以达到 30V，吸收电流 40mA，对于一般的驱动是可以满足需求的，但若数码管太大，就需要更高的电压和更大的电流，这就需要在译码器与数码管之间增加高电压、高电流驱动器。

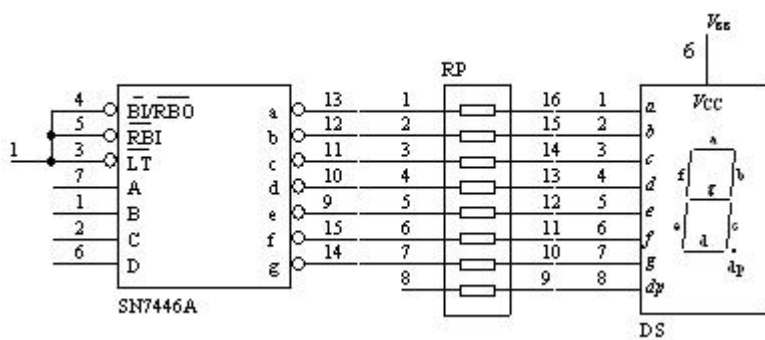


图 2-11 共阳数码管与译码

7448 的电路符号见图 2-12。7448 除输出高电平有效外，其他功能与 7446 相同。74LS48 的速度快、功耗低，7448 是采用最早的工艺生产的 TTL 器件，现在已经属于性能指标落后的产品。

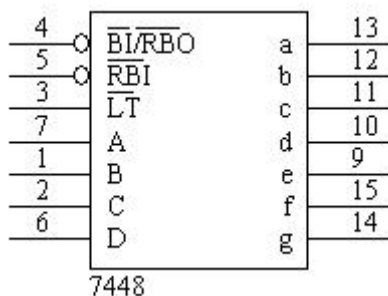


图 2-12 7448 符号图

由于共阴数码管的译码电路 7448 内部有限流电阻，故后接数码管时不需外接限流电阻。由于 7448 拉电流能力小 (2mA)，电流能力大 (6.4mA)，所以一般都要外接电阻推动数码管，SN74LS48 (7448) 译码器的典型使用电路见图 2-13。该电路采用有效高电平输出，具有试灯输入、前/后沿灭灯控制、输出最大电压 5.5V，吸收电流 7448 为 6.4mA，74LS48 为 6mA。

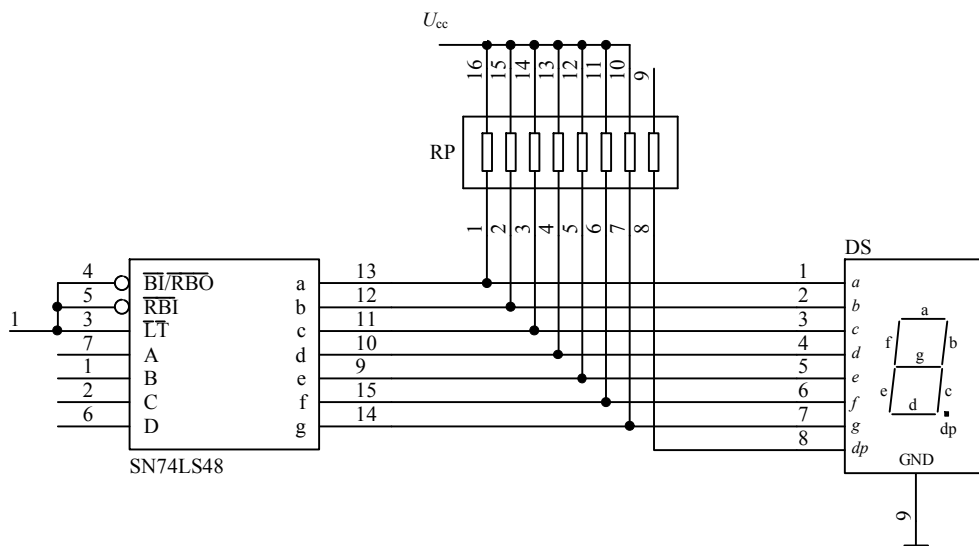


图 2-13 7448 与共阴极数码管连接

2. 编码器

编码器 (Encoder) 是用二进制数码表示十进制数或其他一些特殊信息的电路。常用的编码器有普通编码器和优先编码器两类，两类编码器都又可分为二进制编码器和二-十进制编码器。

(1) 普通编码器

N 位二进制符号有 2^N 种不同的组合，因此有 N 位输出的编码器可以表示 2^N 个不同的输入信号，一般把这种编码器称为 2^N 线- N 线编码器。图 2-14 是 3 位二进制编码器的原理框图。下面通过一个例子来说明 3 位二进制编码器的工作原理。它有 8 个输入端 $Y_0 \sim Y_7$ ，有 3 个输出端 A 、 B 、 C ，所以称为 8 线-3 线编码器。对于普通编码器来说，在任何时刻输入 $Y_0 \sim Y_7$ 中只允许一个信号为有效电平。

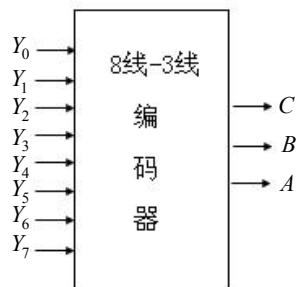


图 2-14 8 线-3 线编码器的框图

例 5 试设计一个 3 位二进制编码器，将 $Y_0、Y_1、\dots、Y_7$ 等 8 个一般信号编成二进制代码。

解：(1) 分析要求。输入信号共有 8 个，即 $Y_0、Y_1、\dots、Y_7$ ，根据 $N=2^3=8$ 可知，输出是一组 $N=3$ 的二进制代码，分别用 $A、B、C$ 表示。

(2) 列出编码表（真值表）。由于某一时刻编码器只能对一个输入信号进行编码，在输入端不允许出现两个或两个以上的信号同时为 1 的情况，所以是相互排斥的，因此输出、输入之间的逻辑关系可以用简化的真值表即编码表来表示，高电平有效的 8 线-3 线普通编码器的编码表如表 2-7 所示。

表 2-7 8 线-3 线编码器编码表

输入	A	B	C
Y_0	0	0	0
Y_1	0	0	1
Y_2	0	1	0
Y_3	0	1	1
Y_4	0	0	0
Y_5	1	0	1
Y_6	1	1	0
Y_7	1	1	1

(3) 进行化简。由于 $Y_0\sim Y_7$ 是相互排斥的，根据这一特殊条件可得到输出表达式为：

$$\begin{cases} A = Y_4 + Y_5 + Y_6 + Y_7 \\ B = Y_2 + Y_3 + Y_6 + Y_7 \\ C = Y_1 + Y_3 + Y_5 + Y_7 \end{cases}$$

(4) 画逻辑图。用或门实现上述功能的逻辑图如图 2-15 所示。注意：图中 Y_0 的编码是隐含着的，当 $Y_0\sim Y_7$ 均为 0 时，电路的输出就是 Y_0 的编码。

(2) 集成优先编码器

普通编码器电路比较简单，但同时有两个或更多个输入信号有效时，将造成输出状态混乱，采用优先编码器可以避免这种现象出现。优先编码器首先对所有的输入信号按优先顺序排队，然后选择优先级最高的一个输入信号进行编码。下面以集成编码器 74147 和 74148 为例，介绍优先编码器的逻辑功能和使用方法。

1) 8 线-3 线二进制优先编码器 74148

二进制编码器是用 n 位二进制码对 2^n 个信号进行编码的电路。74148 的符号图如图 2-16 所示。该编码器的输入与输出都是低电平有效。从真值表（表 2-8）可以看出，输入端 E_1 是片选端，当 $E_1=0$ 时，编码器正常工作，否则编码器输出全为高电平。输出信号 $G_S=0$ 表示编码器工作正常，而且有编码输出。输出信号 $E_O=0$ 表示编码器正常工作但是没有编码输出，它常用于编码器级联。

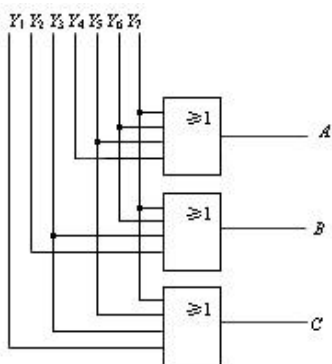


图 2-15 3 位编码器的逻辑图

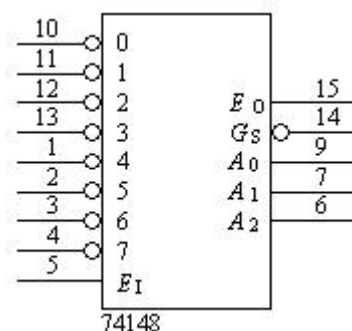


图 2-16 优先编码器

表 2-8 74148 真值表

输入									输出					
E_I	\times	0	1	2	3	4	5	6	7	G_S	E_O	A_2	A_1	A_0
1	\times	\times	\times	\times	\times	\times	\times	\times	\times	1	1	1	1	1
0	1	1	1	1	1	1	1	1		1	0	1	1	1
0	\times	\times	\times	\times	\times	\times	\times	0		0	1	0	0	0
0	\times	\times	\times	\times	\times	0	1			0	1	0	0	1
0	\times	\times	\times	\times	0	1	1			0	1	0	1	0
0	\times	\times	\times	0	1	1	1			0	1	1	0	0
0	\times	\times	0	1	1	1	1			0	1	1	0	1
0	\times	0	1	1	1	1	1			0	1	1	1	0
0	0	1	1	1	1	1	1			0	1	1	1	1

2) 10 线-4 线二进制优先编码器 74147

10 线-4 线二进制优先编码器 74147 为二—十进制编码器，它的符号如图 2-17 所示，可编码表 2-9 所示的真值表。该编码器的特点是可以对输入进行优先编码，以保证只编码最高位输入数据线，该编码器输入为 1~9 九个数字，输出是 BCD 码，数字 0 不是输入信号。输入与输出都是低电平有效。

图 2-18 所示电路是 74147 的典型应用电路，该电路可以将 0~9 十个按钮信号转换成编码。

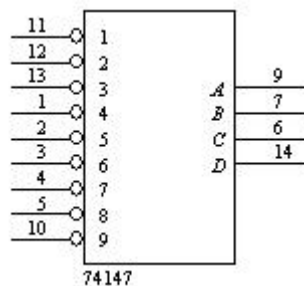


图 2-17 74147 优先编码器

表 2-9 74147 真值表

输入									输出			
1	2	3	4	5	6	7	8	9	A	B	C	D
1	1	1	1	1	1	1	1	1	1	1	1	1
×	×	×	×	×	×	×	×	0	0	1	1	0
×	×	×	×	×	×	×	0	1	0	1	1	1
×	×	×	×	×	×	0	1	1	1	0	0	0
×	×	×	×	×	0	1	1	1	1	0	0	1
×	×	×	×	0	1	1	1	1	1	0	1	0
×	×	×	0	1	1	1	1	1	1	0	1	1
×	×	0	1	1	1	1	1	1	1	1	0	0
×	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0

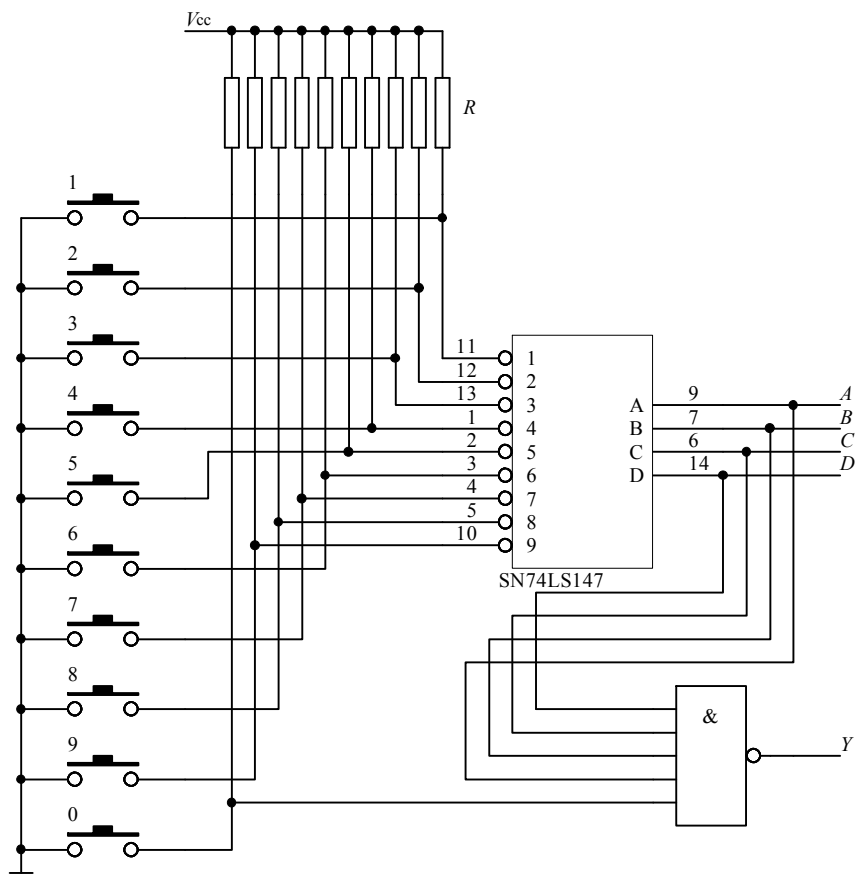


图 2-18 将 0~9 十个数字按钮信号转换成 BCD 码的编码电路

当没有按钮按下时,按钮按下信号 $Y=0$ 。若有按钮按下,则按钮按下信号 $Y=1$ 。虽然 0 信号未进入 74147,但是当 0 按钮按下时,按钮按下信号 $Y=1$,同时编码输出 1111,这就相当于 0 的编码是 1111。

【任务实施】

一、电路原理与元器件基本介绍

任务整体结构图如图 2-19 所示。

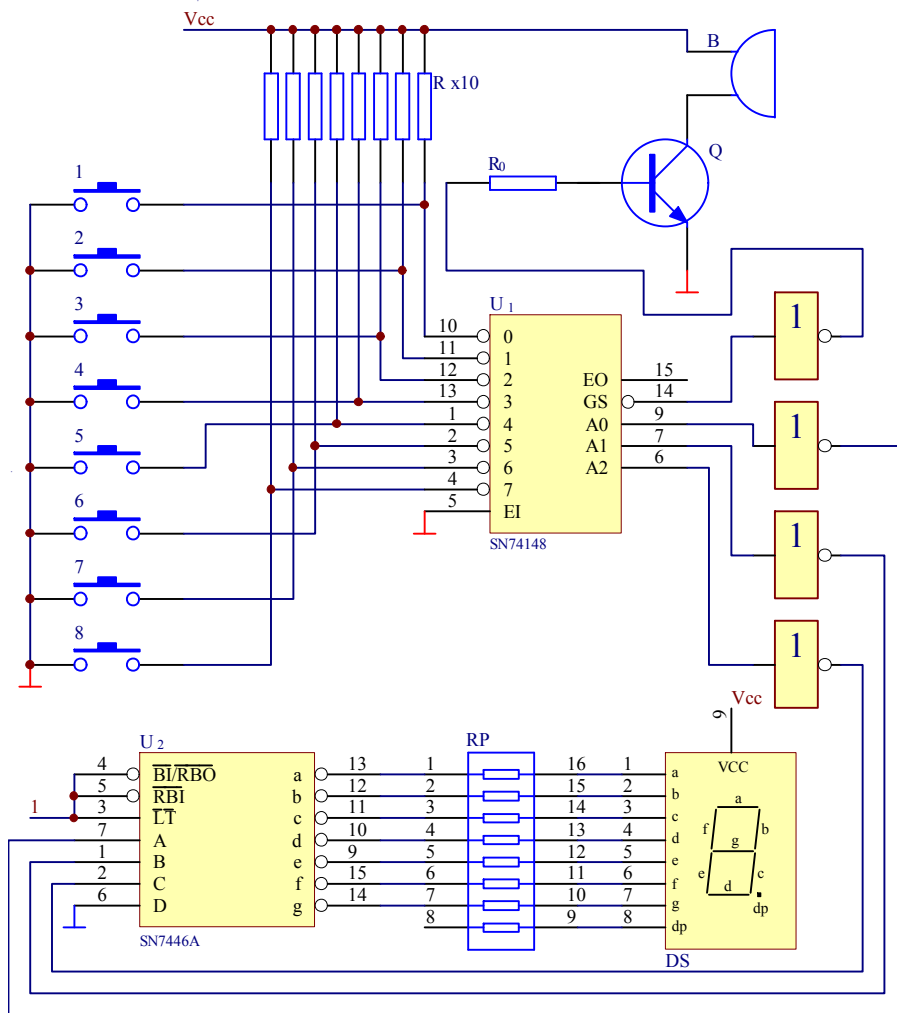


图 2-19 医院用呼叫器电路原理图

1. 某医院病房的某层呼叫装置

该呼叫装置只能用在有八个病房和一个大夫值班室的某层，每个病房有一个按钮，在大夫值班室有一优先编码器电路，该电路可以用数码管显示病房的编码。各个房间按病人病情严重程度不同分类，1号房间病人病情最重，8号房间病情最轻。该装置按病人的病情严重程度呼叫大夫，就是若有两个或两个以上的病人同时呼叫大夫，则只显示病情最重病人的呼叫。该电路选用优先编码器74148对病房进行编码。当有按钮按下时，74148的 G_S 端输出低电平，经过反相器推动三极管使蜂鸣器发声，以提醒大夫有病房按下了按钮。见电路图（图2-28），图中的DS和7446A是将编码器的输出 A_0 、 A_1 、 A_2 变换成我们习惯的显示方式——十进制数，为译码和显示。图中由于74148输出低电平有效，而7446输入高电平有效，所以两个芯片之间串联反相器，同时反相器还有放大功能，能提高电路的带负载能力，提高工作的可靠性。

2. 电路元器件参数及功能

电路元器件参数及其功能见表2-10。

表 2-10 电路元器件参数及其功能

序号	元器件代号	名称	型号及参数	功能
1	R_p	电阻器	RTX-0.25-1K	限流
2	$R \times 8$	电阻器	RTX-0.25-10K	限流
3	R_0	电阻器	RTX-0.25-470K	限流
4	Q	三极管	S9013	放大
5	B	电铃		发出
6	IC1	优先编码器	SN74148	编码
7	IC2	译码驱动	SN7446A	驱动数码管
8	IC3	数码管	BL05011SRB	数码显示
9	IC4	非门电路	74LS04	反相，驱动
10	直流电源	直流电源	+6V	提供电路能量
11	$\times 8$	呼叫按钮		轻触按键
12	面包板	面包板		

二、任务实施

1. 电路装配准备

任务的实施既需要电子技术的专业知识，又需要电路维修的经验，而我们实施项目的过程又是为前者做积累的过程，那么我们应该做些什么准备呢？大家在动手之前，一是先把我们需要用到的元器件、试验箱等准备齐全；二是一定要提前做好安全准备：首先是连接电路和焊接前要断开电源，拿放电烙铁适时到位等，再是要注意保护元器件，如电路需要焊接，焊接的过

程中电烙铁与元器件接触的时间不要太长等。

有时候项目过大，直接焊接电路是不行的，那么就要先模拟实验，这就需要准备一定的相关模拟软件，建议大家用 EWB。

2. 电路装配

上述必备知识学过后，电路组装已经非常容易，无非就是电路板的整机组装，需要焊接的电路，要注意元器件的布局、走线，等等。

显示电路结构基本上可以分为以下几个部分：开关电源部分、通道部分以及控制电路部分。开关电源部分的设计后续课程会讲到，这里主要取自己备好的直流电；通道部分就是 4511 与数码管的连接部分，只要按前面的用法来接就行了；最后是控制部分，主要是 4511 的输入部分，相应地接上高低电平就可以了。

3. 电路调试

电路调试有软件调试与硬件调试两个过程。用软件 EWB 调试的过程：当 DCBA 输入为 8421BCD 码 1000 时，数码管显示的数字 8，可以把输入端接到逻辑开关来控制，除此之外，电路可在试验箱上实验成功。

(1) 仿真方法介绍：

- 1) 画出相应的电路框图。根据电路图选择器件连接电路。
- 2) 设计各个模块的功能及其详细的电路连接方法。
- 3) 先在 MULTISIM10.0 中将各个模块连接到一起，注意检查各个部分是否连接正确和连接端是否连接好。
- 4) 检查设计思路以及电路，按照设计框图原理，查看仿真电路与原理图是否吻合。如果不吻合则需要将其逐问题解决，直到所有问题都解决了为止。反之就可以进行下一步。
- 5) 单击运行按钮运行仿真。
- 6) 根据仿真情况与课程设计任务对比，对于不能实现的任务修改并调试程序，重新装载并重新运行调试仿真，直到能完全实现所要求的功能为止。
- 7) 进一步改进和简化程序再进行调试仿真。

(2) 具体的在 MULTISIM10.0 下检验病房呼叫系统的步骤如下：

- 1) 首先触发一个病人信号，看是否产生光报警，数码管是否显示对应的病人编号；直到完成了此功能，进行下一项调试。
- 2) 向调试触发多个病人信号，同样看是否产生光报警，数码管是否显示最优先的病人编号；如能完成此功能那么它是正确的。
- 3) 将最高级别呼叫开关断开后，系统按优先等级显示下一个优先级高的病人编号。
- 4) 当断开所有的呼叫开关后，系统将自动恢复到待机状态：显示灯全灭，显示数码管归零。

4. 故障分析与排除

碰到问题，大多数人会望而却步。其实深入了解了工作原理，一些常见的电路故障是完全能够自己动手排除的，这个过程中请准备电烙铁、吸锡器、指针式万用电表以及其他一些常用工具。

下面就从具体的现象入手来谈怎样处理一些常见的故障吧！显示电路容易出问题的部分主要有开关电源部分,因为芯片的工作需要的直流电压在芯片学习中强调不多,容易出现漏接,如果电路不能正常显示,首先检查电源连接是否正确、是否有虚焊等。

其次数码管显示出现错误:有的段不亮,这时候大家一定要耐心地从输出查回去,可能是因为数码管的相应段的二极管是坏的,否则就是4511相应段输出出现问题,可以换芯片和数码管实验排除故障;再就是数码管用错了,该用共阴极的用成共阳极。

三、任务评价与总结

1. 任务评价标准

本项目的考评点、各考评点在本任务中所占分值比、各考评点的评价方式、各考评点评价标准及其项目在该课程考核成绩中的比例见表 2-11。

表 2-11 考评标准

序号	考评点	占任务分值比	建议考核方式	评价标准		
				优	良	及格
一	识别元器件、分析电路、了解电路参数指标	15%	教师评价(50%) + 互评(50%)	能正确识别、检测译码器、电阻等元器件,熟练掌握电路原理及电路主要参数指标	能正确识别、检测译码器、电阻等元器件,掌握电路原理及电路主要参数指标	能正确识别、检测译码器、电阻等元器件,熟悉电路原理及电路主要参数指标
二	规划制作步骤与实施方案	20%	教师评价(80%) + 互评(20%)	能详细列出元器件、工具、耗材、仪表清单,制订详细的安装制作流程与测试步骤	能详细列出元器件、工具、耗材、仪表清单,制订基本的安装制作流程与测试步骤	能列出元件、工具、耗材、仪表清单,制订大致的安装制作流程与测试步骤
三	项目实施	30%	教师评价(20%) + 自评(30%) + 互评(50%)	布局合理,焊接质量可靠,焊点规范、一致性好,能正确使用万用表,能分析测试数据	布局合理,焊接质量可靠,焊点规范,能正确使用万用表测试数据	布局基本合理,焊接质量可靠,能正确使用万用表测试数据
四	项目总结报告	10%	教师评价(100%)	格式标准,有完整、详细的数字显示器的项目分析、实施、总结过程记录,并能提出一些新的建议	格式标准,有完整的数字显示器的项目分析、实施、总结过程记录,并能提出一些建议	格式标准,有完整的数字显示器的项目分析、实施、总结过程记录
五	职业素养	25%	教师评价(30%) + 自评(20%) + 互评(50%)	工作积极主动、精益求精;遵守安全操作规程、爱惜器材与测量仪器仪表,节约焊接材料,不乱扔垃圾,积极主动打扫卫生	工作积极主动,遵守安全操作规程、爱惜器材与测量仪器仪表,节约焊接材料,不乱扔垃圾,主动打扫卫生	工作认真,遵守安全操作规程、爱惜器材与测量仪器仪表,节约焊接材料,不乱扔垃圾,打扫卫生

2. 任务总结

通过对病房呼叫系统电路的设计、安装与调试,熟练掌握各种电子测量仪器、仪表的正确使用方法,熟悉数字逻辑电路原理及各类型数字单元电路的工作原理、电路形式、调试方法、整机电路统调技巧等方面的知识;同时通过对系统设计结果的理论分析,加强理论联系实际的工作能力,对加强数字逻辑电路原理与技术方法的掌握,得到全面系统的训练,为今后从事本专业工作奠定坚实的技术基础。

本任务在课堂教学活动中培养学生的实践能力,联系学生实际,可以引导学生从自己身边的事情作起,参与生活和社会实践。

【知识拓展】

其他组合逻辑电路

常用组合逻辑电路有很多,我们在任务相关知识中学习了编码器和译码器,下面学习其他的组合逻辑电路。

1. 数据选择器

(1) 二选一数据选择器的逻辑功能,图 2-20 为逻辑符号,表 2-11 为其功能表。

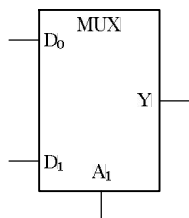


图 2-20 逻辑符号

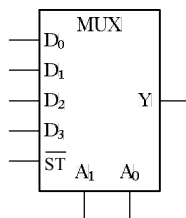


图 2-21 74153 逻辑符号

功能: 当 $A=0$ 时, 输出 $Y=D_0$; 当 $A=1$ 时, 输出 $Y=D_1$ 。

(2) MSI 数据选择器

1) 双四选一数据选择器 74153。表 2-12 为其功能表, 图 2-21 为其逻辑符号。

表 2-11 功能表

A_0	Y
0	D_0
1	D_1

表 2-12 功能表

\overline{ST}	A_1	A_0	\overline{Y}
1	Φ	Φ	0
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3

- 功能：①ST=0 时，无输出；
 ②当 $A_0=A_1=0$ 时，输出 $Y=D_0$ ；
 ③当 $A_0=1, A_1=0$ 时，输出 $Y=D_1$ ；
 ④当 $A_0=0, A_1=1$ 时，输出 $Y=D_2$ ；
 ⑤当 $A_0=A_1=1$ 时，输出 $Y=D_3$ ；

$$Y = \overline{A_1} \overline{A_0} D_0 + \overline{A_1} A_0 D_1 + A_1 \overline{A_0} D_2 + A_1 A_0 D_3$$

$$Y = \overline{ST} (\overline{A_1} \overline{A_0} D_0 + \overline{A_1} A_0 D_1 + A_1 \overline{A_0} D_2 + A_1 A_0 D_3)$$

2) 八选一数据选择器 74151。74151 为八选一数据选择器，表 2-13 为其功能表，图 2-22 为其逻辑符号。

2. 加法器

(1) 半加器和全加器

1) 半加器

仅对两个 1 位二进制数 A_i 和 B_i 进行的加法运算称为“半加”。实现半加运算功能的逻辑部件叫作半加器，简称 HA。表 2-14 为半加器的功能表（真值表），图 2-23 为半加器的逻辑符号。

表 2-13 功能表

输入				输出	
\overline{ST}	A_2	A_1	A_0	Y	\overline{Y}
1	Φ	Φ	Φ	0	1
0	0	0	0	D_0	$\overline{D_0}$
0	0	0	1	D_1	$\overline{D_1}$
0	0	1	0	D_2	$\overline{D_2}$
0	0	1	1	D_3	$\overline{D_3}$
0	1	0	0	D_4	$\overline{D_4}$
0	1	0	1	D_5	$\overline{D_5}$
0	1	1	0	D_6	$\overline{D_6}$
0	1	1	1	D_7	$\overline{D_7}$

表 2-14 功能表

A_i	B_i	C_{i+1}	S_i
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

输出表达式为：

$$C_{i+1} = A_i B_i$$

$$S_i = \overline{A_i} B_i + A_i \overline{B_i} = A_i \oplus B_i$$

2) 全加器

对两个 1 位二进制数 A_i 和 B_i 连同低位来的进位 C_i 进行的加法运算称为“全加”。实现全加运算功能的逻辑部件叫作全加器，简称 FA。在进行多位数加法运算时，除最低位外，其他各位都需要考虑低位送来的进位。图 2-24 (a) 为逻辑图，(b)、(c) 为逻辑符号。

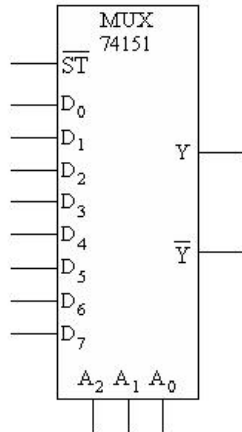


图 2-22 逻辑符号

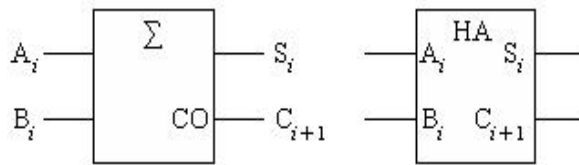


图 2-23 逻辑符号

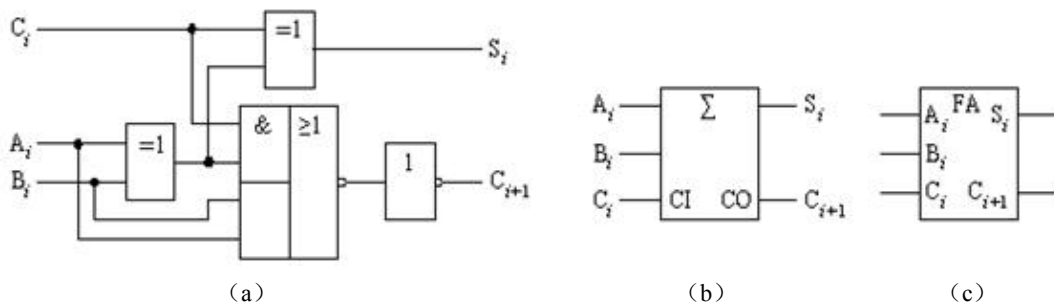


图 2-24 逻辑电路与逻辑符号

输出表达式为：

$$\begin{aligned}
 S_i &= \bar{A}_i B_i C_i + \bar{A}_i B_i \bar{C}_i + A_i \bar{B}_i \bar{C}_i + A_i B_i C_i \\
 &= A_i \oplus B_i \oplus C_i \\
 C_{i+1} &= A_i B_i + A_i C_i + B_i C_i \\
 &= A_i B_i + \bar{A}_i B_i C_i + A_i \bar{B}_i C_i \\
 &= A_i B_i + (\bar{A}_i B_i + A_i \bar{B}_i) C_i \\
 &= A_i B_i + (A_i \oplus B_i) C_i
 \end{aligned}$$

(2) MSI 4 位二进制数并行加法器

7483 和 74283 是两种典型的 MSI 4 位二进制数并行加法器，其逻辑符号如图 2-25 所示。其中 $A_3 A_2 A_1 A_0$ 和 $B_3 B_2 B_1 B_0$ 分别为 4 位二进制被加数和加数输入， C_0 为相邻低位的进位输入， $S_3 S_2 S_1 S_0$ 为相加后的 4 位和输出， C_4 为相加后的进位输出。 P 、 Q 为操作数限定符， Σ 为和输出限定符。7483 和 74283 的功能可以用下面的算术表达式来描述：